

バイアスを可変としたリングオシレータでのHCI測定回路の提案

Proposal of HCI measurement circuit for ring oscillator with variable bias

野崎 凧¹ 小山 雄輝¹ 小林 和淑¹ 古田 潤² 岸田 亮³ 高井 伸和¹
Nagi Nozaki Yuki Koyama Kazutoshi Kobayashi Jun Huruta Ryo Kishida Nobukazu Takai
五十嵐 満彦⁴ 熊代 成孝⁴ 藪内 美智太郎⁴ 坂本 浩則⁴
Mithuhiko Igarashi Shigetaka Kumashiro Michitarou Yabuuchi Hironori Sakamoto
京都工芸繊維大学¹ 岡山県立大学² 富山県立大学³
Kyoto Institute of Technology Okayama Prefectural University Toyama Prefectural University

ルネサスエレクトロニクス株式会社⁴
Renesas Electronics Corporation

1 はじめに

集積回路の微細化に伴う HCI (Hot Carrier Injection), BTI (Bias Temperature Instability) などの経年劣化現象の顕在化が信頼性を低下させている。HCIは、高エネルギーのキャリアがゲート酸化膜に注入・トラップされる現象である。HCIによりトランジスタのしきい値電圧は上昇し、回路特性が低下する。本稿では、HCI ストレス時のバイアスを可変としたリングオシレータを提案し、22nm バルクプロセスで設計、回路シミュレーションを用いて評価を行う。

2 測定回路について

HCI において RO を用いた測定方法は、1 段ごとに電圧を測定する必要があり、[1] 発振周波数を用いたより簡易的な手法は報告されていない。今回提案する回路は外部から任意の DC ストレス電圧を印加することでトランジスタに電流を流し HCI を発生させる。リングオシレータ 1 段あたりのインバータ回路と動作を図 1~4 に示す。VSI_N, VSI_P より劣化対象の PMOS(M0), NMOS(M1) のゲートに電圧を印加する。PIN_VSO より、M0, M1 の出力に電圧を印加する。TG0~4 を制御することで、発振状態と発振停止状態を切り替える。発振停止状態 (ストレス状態) では PMOS で起こる HCI(P_HCI) と NMOS で起こる HCI(N_HCI) を分離して評価できる (図 1, 2)。TG4 を OFF とすると、BTI のみが発生する状態となる (図 3, 4)。これらの状態を用いることで N_HCI と P_HCI の劣化率の比較、BTI の影響及び環境変動を分離・除去する。

3 シミュレーション結果

PIN_VSO につながる CMOS スイッチの抵抗値を可変とすることで、様々な出力側ストレス電圧 (VSO_P, N) を設定するシミュレーションを行った。図 7 が可変抵抗 CMOS スイッチの内部構造である。ゲート幅の異なる T[0]-T[3] の各スイッチを個別に制御することで、電流が流れるトランジスタの数を変え、接続される抵抗値を細かく設定 (制御) する。インデックスが同じ PMOS と NMOS は同時にオンとなる。N_HCI 状態では PIN_VSO を 0.8V に固定し、P_HCI 状態では PIN_VSO を 0V に固定し横軸 VSI_N, P に対する縦軸 VSO_P, N の特性を確認した (図 5, 6)。図 5 で最上部、及び図 6 で最下部のグラフは T3 と NT3 のみがオン、すなわち最も高抵抗となる設定条件である。

4 まとめ

本稿では、HCI ストレス時のバイアスを可変としたリングオシレータの提案を行い、動作を確認した。提案した回路を用いて NMOS, PMOS での HCI の劣化率の比率、VSI_N, VSI_P, PIN_VSO をスイープさせた場合の劣化等を実測により評価する予定である。

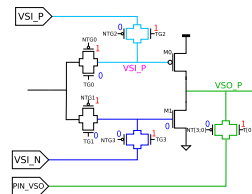


図 1: P_HCI 状態



図 2: N_HCI 状態

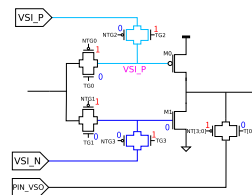


図 3: NBTI 状態

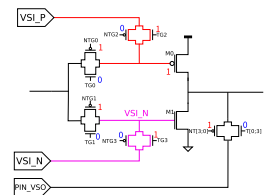


図 4: PBTI 状態

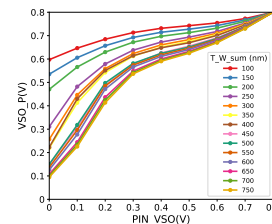


図 5: P_HCI 状態

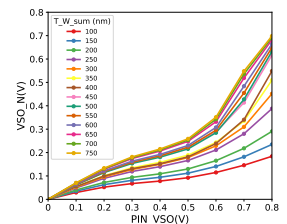


図 6: N_HCI 状態

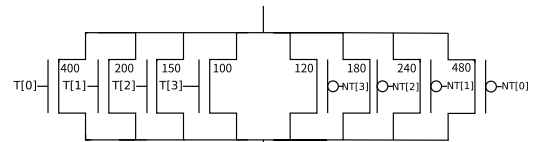


図 7: 可変抵抗 CMOS スイッチ (TG4) の内部構造と各トランジスタのゲート幅 (nm)

5 謝辞

本研究は東京大学 VDEC 活動を通して、日本シノプシス合同会社の協力で行われたものである。

参考文献

- [1] Y. Kim et al, IRPS 2017