

# 高位合成による ASIC 実装を指向した 量子ビット方向推定用 DSP の設計

Design of a Qubit Direction Estimation DSP Circuit  
for ASIC Implementation by using High-Level Synthesis

黒川幸晟<sup>1</sup>  
Kosei Kurokawa

今川隆司<sup>2</sup>  
Takashi Imagawa

若林一敏<sup>3</sup>  
Kazutoshi Wakabayashi

小林和淑<sup>1</sup>  
Kazutoshi Kobayashi

京都工芸繊維大学<sup>1</sup>  
Kyoto Institute of Technology.

福井大学<sup>2</sup>  
University of Fukui.

東京大学<sup>3</sup>  
The University of Tokyo.

## 1 はじめに

近年、半導体プロセスの微細化の停滞と計算機への性能要求の増大を背景に、量子コンピュータへの期待が高まっている。実用的でスケーラブルな量子コンピュータを実現する上では、希釈冷凍機内の配線数が大きな課題となっており、その解決策として、従来は常温で動作させていた、FPGA、DAC、ADC 等を含む量子ビット制御装置を冷凍機内へ配置する手法が検討されている。

しかし、冷凍機内では面積や電力に厳しい制約が課されるため、これらを満たしつつ高性能で柔軟な制御装置が求められる。本研究では、厳しい制約を満たす回路の開発効率と仕様変更への柔軟性を両立するため、NEC の高位合成ツールである CyberWorkBench (CWB) を用いて設計した。高位合成は、RTL (Register Transfer Level) を自動生成する技術である。従来の RTL 設計と比較して記述量の削減や検証時間の短縮が可能であり [1], 高位言語を用いることで仕様変更にも柔軟に対応できるという利点がある。

## 2 仕様

DSP の構成を、図 1 に示す。250MHz の動作周波数において、1 クロックあたり 4 サンプルを処理するスループットが要求される。入力は、同相成分と直交成分に分けられ、Complex FIR と Complex Window では、複素数とみなして計算を行う [2]。各モジュールの動作を、表 1 に示す。

表 1 DSP の動作

モジュール名	動作
Control Sig Gen	制御信号の生成
Complex FIR	16 タップの FIR フィルタ処理
Decimation	入力を 1/4 に間引く
Real FIR	8 タップの FIR フィルタ処理
Complex Window	窓関数処理
Sum	総和処理
Integration	積算処理
Fixed to Float	整数を浮動小数点に変換
Classification	量子ビット方向の推定

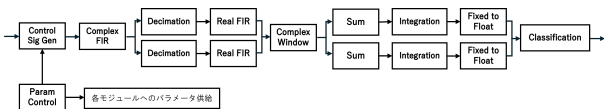


図 1 DSP の構成

## 3 合成結果

同じ仕様の RTL 設計と比較を行った結果 (メモリを除く) を、表 2 に示す。Control Sig Gen において、4 sample/cycle のスループット達成が困難であった。そのため、動作周波数を 500 MHz に設定し、4 sample の処理を 2 cycle で実行するアーキテクチャを採用した。これにより、実効スループットとして 1 GSPS (4 sample/4 ns) を確保し、要求仕様を満足させた。Control Sig Gen の面積、電力の比較 (メモリを除く) を表 3 に示す。

表 2 RTL と高位合成の設計の比較

	面積 [ $\mu\text{m}^2$ ]	電力 [mW]	記述量 [KByte]
CWB	654,635	69.8	78.3
RTL	502,770	80.7	276.5

表 3 Control Sig Gen の比較

	面積 [ $\mu\text{m}^2$ ]	電力 [mW]
CWB	1,425	0.22
RTL	3,030	0.91

## 4 まとめ

本研究では、高位合成を用いた DSP の設計を行ない、その設計効率と回路性能のトレードオフを評価した。その結果、従来の RTL と比較して、記述量を 71% 削減することに成功し、開発スピードの大幅な向上を確認した。回路面積は 30% 増加したものの、消費電力を 13% 低減させた。これにより、DSP において、実用的な性能を維持しつつ開発期間を短縮する極めて有効な手法であることが示された。Control Sig Gen は、2 倍のクロック周波数での実装となったが、面積、電力が削減されたことから他モジュールの動作周波数の変更の検討を可能にした。

## 謝辞

本研究は、JST ムーンショット型研究開発事業 Grant 番号 JPMJMS226A の支援を受け、東京大学 V D E C 活動を通して、日本シノプシス合同会社の協力で行われたものである。

## 参考文献

- [1] NEC, C ベース設計基盤 CyberWorkBench, <https://jpn.nec.com/cyberworkbench/c-based.html>.
- [2] J. Zhang, et al., 2024, arXiv:2408.11696.