

核反応計算コード PHITS を用いたソフトエラー耐性の評価

Analysis of Soft-error Tolerance by Particle and Heavy Ion Transport Code System(PHITS)

張魁元 古田潤 小林和淑
 Kuiyuan Zhang Jun Furuta Kazutoshi Kobayashi

京都工芸繊維大学 Kyoto Institute of Technology

1 概要

近年、微細化により集積回路の信頼性が低下しており、その要因の一つは粒子線による一過性故障(ソフトエラー)である。ソフトエラー耐性を正確に評価することは重要な課題となっている。本稿では核反応計算コード(PHITS)とデバイスシミュレーション(DS)を用いて、65nmプロセス薄膜BOX FD-SOI(SOTB)とバルク構造のラッチの中性子起因ソフトエラー耐性を評価する。

2 ソフトエラー耐性の評価方法

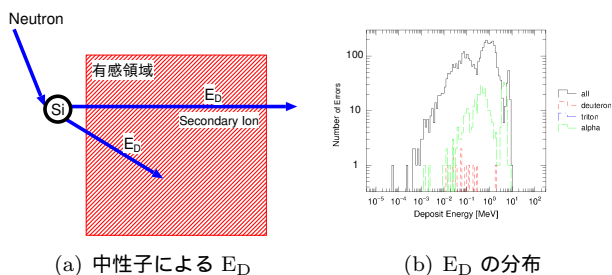


図1 PHITSを用いたEDの計算。

PHITSとDSを用いたソフトエラー耐性の評価方法を説明する。デバイス内で中性子による核反応を図1(a)に示す。中性子がデバイス内のシリコンと衝突し、二次イオンを生成する。二次イオンがある領域内に突入/通過する際に、Deposit Energy(ED)と呼ばれるエネルギーが放出される。粒子数対EDの分布を図1(b)に示す。一方、二次イオン粒子線がトランジスタに突入する際に、EDにより正孔電子対を生成され、ドレインに収集される。収集された電荷が一定の量を超えると、ソフトエラーが発生する。その電荷量を臨界電荷量Qcritと呼ぶ。文献[1]によると、0.1MeVのEDは5fCのQcritに相当する。DSでQcritを求め、臨界EDに換算する。PHITSでEDの分布を求める。臨界ED以上のエネルギーを出した二次粒子の数がソフトエラー数と考えられる。

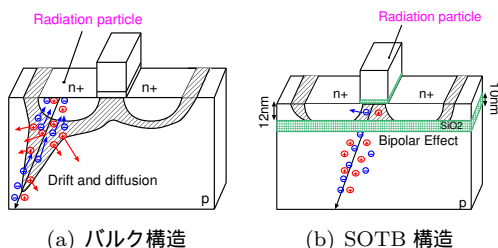


図2 バルクとSOTB構造の相違

3 シミュレーションと結果分析

65nmプロセスのバルクとSOTB構造のモデルを図2に示す。SOTBのBOX層とSOI層の厚さはそれぞれ10nmと12nmである。バルク構造では、粒子線がデバイスに突入する際に、ドリフトと拡散により大量の電子正孔対が収集される。一方、SOTB構造では、BOX層下の電子正孔対が収集されず、バルク構造より強いソフトエラー耐性を持つ。

DSを用いて求めたバルクとSOTBラッチのQcritを表1に示す。PHITSでのシミュレーションモデルを図3に示す。地上の中性子和同じスペクトル分布を持つ中性子を用いて、デバイスの上から垂直に照射する。中性子がデバイス内で核反応を起こし、二次イオン粒子が赤い有感領域に突入/通過する際のEDを評価した。その結果を表1に示す。バルク構造では有感領域の厚さが500nmで、SOTBでは12nmである。QcritとEDを用いてバルクとSOTBラッチでのソフトエラー数を求めた。表1に示すように、バルク構造でのエラー数が2850個に対して、SOTBでは29個であり、バルク構造の約1%となる。

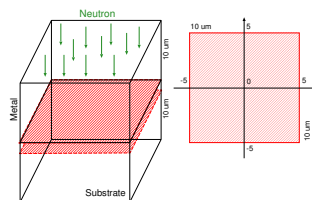


図3 PHITS用のデバイスモデル

表1 シミュレーションを用いた結果

	bulk	SOTB
領域厚さ	500 nm	12 nm
Qcrit	3.43 fC	2.62 fC
臨界ED	0.068 MeV	0.052 MeV
エラー数	2850	29

4 結論

PHITSとDSの評価モデルを用いて、バルクとSOTB構造のソフトエラー耐性を比較することができる。65nmプロセスのSOTBラッチの中性子起因ソフトエラー耐性はバルク構造の約100倍となる。

謝辞

本研究はMETI, NEDO委託先であるLEAPの「低炭素社会を実現する超低電圧デバイス技術プロジェクト」において共同実施された。

参考文献 [1] T. handa, et. al., 2003 symposium on nuclear data.