

劣化測定と回復測定を高速に切り替え可能なNBTI測定回路の特性評価

Characteristics of An NBTI Measurement Circuit to Reduce Switching Time
between Degradation Mode and Recovery Mode

三木 淳司¹
Atsushi Miki

松本 高士¹
Takashi Matsumoto

小林 和淑^{2,3}
Kazutoshi Kobayashi

小野寺 秀俊^{1,3}
Hidetoshi Onodera

京都大学 情報学研究科¹

京都工芸繊維大学 工芸科学研究科²

JST, CREST³

1 まえがき

NBTI(Negative Bias Temperature Instability)は動作しているPMOSの閾値が変動する劣化現象であり、回路の寿命を制限する要因の一つである。我々は同一のPMOSに対してOn-The-Fly法による劣化測定とleak電流法による回復測定を高速に切り替えて行うことが可能な回路を提案した[1]。本稿では65nmプロセスで提案回路を試作し、NBTIの劣化回復特性を実測した結果について報告する。

2 提案回路の概要

回路構造の概要を図1に示す。測定対象のPMOSの下部にNMOSを直列に接続したソース接地増幅回路を用いる。下部のNMOSを定電流源として動作させるとNBTIの劣化と回復によるPMOSの閾値変動量は増幅され N_c に出力される。図1中のINとSWによって回路を劣化測定状態や回復測定状態に切り換える。切り替えの前後で N_c の電位の変動量が極力小さくなるようにNMOSのサイズや V_{n_STR} および V_{n_REC} の値を調整する。また N_c の寄生容量を小さくするために出力バッファを挿入して V_{out} から出力を読み取ることで N_c の電位が安定するまでの時間を小さくする。以上のことから切り替え時間を短縮している。この切り換えに必要な時間はシミュレーション結果から $4\mu s$ であった。単体トランジスタを用いた評価は測定器の制約から $1ms$ 以上かかる。回路の状態を切り換えるINとSW、出力をモニターするOUTの3端子の動作のタイミングをあらかじめ $1\mu s$ 以内の精度で同期可能な測定器を用いることで切り換え時間を250倍以上短縮可能である。

3 実測結果

本測定では高速動作する測定器は使用しておらず、提案回路の基本的特性のみ確認した。本回路でNBTIの劣化と回復による閾値変動を測定すると図2のようになった。劣化測定時のゲート電圧は $-2V$ 、回復測定時のゲート電圧は $0V$ 、温度は $125^\circ C$ で測定した。図3のように劣化量を最小二乗法で近似した結果、劣化時間 t_{stress} に対して $t_{stress}^{0.168}$ に比例する関数で近似できた。回復量は回復時間 $t_{recover}$ に対して $\log(t_{recover})$ に比例する関数で近似できた。これらの結果は単体PMOSで観測されている文献[2]の劣化特性と文献[3]の回復特性と一致するものである。このことから提案回路でNBTIが劣化と回復を連続的に測定できることが確認できた。

4 結論

提案回路では同一のPMOSに対しOn-The-Fly法とLeak電流法の両方を用いた測定が可能である。提案回路によってNBTIの劣化特性と回復特性を連続的に測定可能であることを確認した。今後、高速動作する測定器を用いることで劣化測定と回復測定を高速に切り替えて従来 $1ms$ の測定不能領域のさらなる短縮を図る。

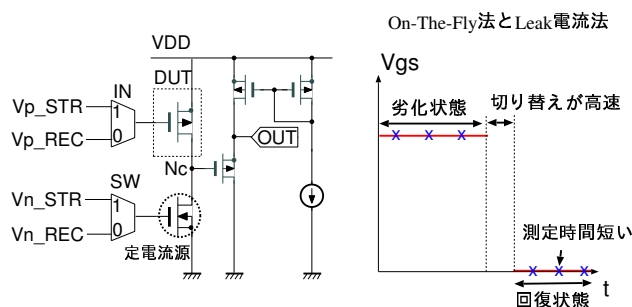


図1 提案回路概念図

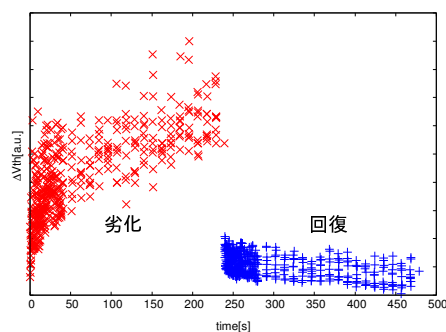


図2 劣化回復による閾値変動量

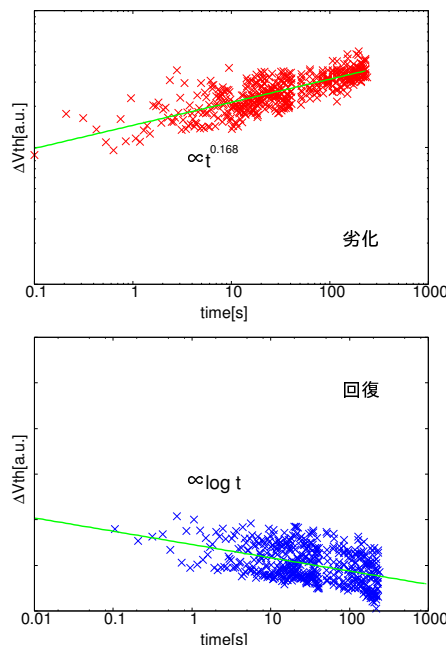


図3 劣化量と回復量の最小二乗法による近似

参考文献

- [1] 三木他, 電子情報通信学会総合大会, C12-24(2012)
- [2] T.Grasser et. al., IRWS page 6 - 11,2007
- [3] T.Matsumoto et. al., JJAP, 2011, pp. 04DE06.