

65 nm FDSOI構造における標準しきい値電圧 MOSFET の経年劣化の実測評価

○ 菊田 大輔¹ 岸田 亮² 小林 和淑¹

¹ 京都工芸繊維大学

² 東京理科大学

1 はじめに

集積回路の微細化に伴いバイアス温度不安定性 (Bias Temperature Instability: BTI) などの経年劣化現象により、回路の信頼性が低下している。新たに提案する BTI 制御スイッチ付 INV 型リングオシレータ (BTI Control Switch INV RO: BCS_INV RO) の BTI による回路の劣化を測定した。

2 BTI とは

BTI とは、MOSFET に起こる経年劣化現象の 1 つであり、温度やゲートソース間の電圧などのストレスによって、時間経過とともにしきい値電圧特性の劣化が生じる [1]。電圧などのストレスを取り除くと劣化した特性が回復する現象があるが、完全には回復しない。BTI には、PMOS で発生する Negative BTI (NBTI) と NMOS で発生する Positive BTI (PBTI) の 2 種類がある。BTI はゲート酸化膜の欠陥がキャリアを捕獲することで生じると考えられている。

3 経年劣化測定回路

測定には 65 nm FDSOI プロセスで試作した 11 段の BCS_INV RO を用いた。RO のばらつきを低減するために、測定回路には 11 段の BCS_INV RO を 500 個搭載した。標準しきい値電圧 (MV_{TH}) の MOSFET を用いた。MOSFET には接合容量が小さく、基板バイアス効果が発生しない FDSOI 構造を用いた。RO 1 段あたりの回路構造を図 1 の (a)~(d) に示す。各 MOSFET のゲート端子の電圧 (VG1~VG8) を制御することで、発振状態と発振停止状態を切り替えることができる。発振停止状態は NBTI 発生型、PBTI 発生型、MOSFET にストレスを与えない NOSTR 型の 3 つに分けられる。これらの RO を用いることで、NBTI 型と PBTI 型の劣化率の比較と環境変動の除去が可能である。

発振停止時に RO にストレス電圧と温度をかけ続けて劣化を加速させる。測定開始時に測定した初期発振周波数 $F(0)$ と t 秒後測定した発振周波数 $F(t)$ との変化率をしきい値電圧の変化率 ΔV_{th} に変換して評価した。ストレス電圧は 1.20 V、発振電圧は 0.75 V、温度は 120 °C、ストレス時間は最大 10,000 秒とした。近似式は R-D Theory [2] より、 $\Delta V_{th} = at^{0.16} + b$ (a, b はフィッティング係数) とした。

4 測定結果

BTI によるしきい値電圧の変化率を図 2 の (a) に示す。NBTI 型と PBTI 型はしきい値電圧が劣化した。NOSTR 型は回復した。環境変動除去後のしきい値電圧劣化率を図 2 の (b) に示す。NOSTR 型が回復したため、

NBTI 型と PBTI 型の劣化率は、環境変動除去前より大きく劣化した。近似式の係数 a は比較として、NBTI 型で 0.106、PBTI 型で 0.160 となり、PBTI の方が大きく劣化した。

5 結論

提案した BCS_INV RO を用いて経年劣化の測定を行い、NBTI および PBTI の劣化を確認した。PBTI が NBTI より大きく劣化した。従来構造の RO では、NBTI による劣化が PBTI より大きいとの結果がでており、本結果と異なる。その原因は現在考察中である。

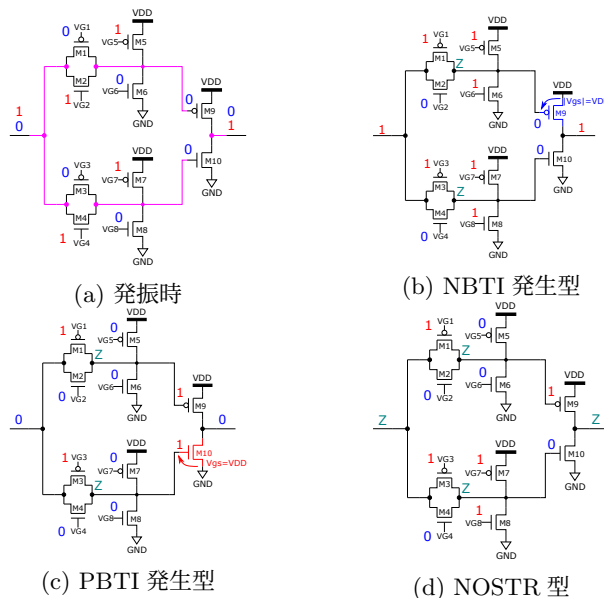
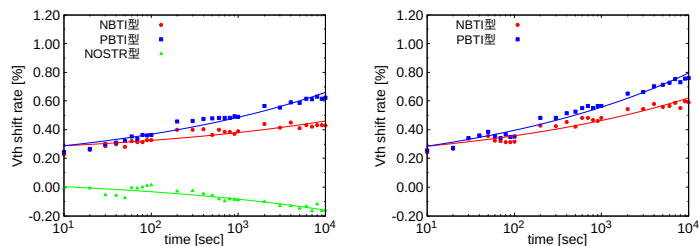


図 1: BCS_INV



(a) 環境変動除去前 (b) 環境変動除去後
図 2: しきい値電圧の変化率

参考文献

- [1] Gyusung Park et.al. In *IRPS*, 2021.
- [2] H Kufluoglu et.al. *IEEE TED*, pp. 1101–1107, 2007.