

# 放射線による半導体素子の一時故障と劣化現象

Radiation-induced Temporal Errors and Degradation Effects on Semiconductor Devices

古田 潤<sup>1</sup>  
Jun Furuta

京都工芸繊維大学<sup>1</sup>  
Kyoto Institute of Technology

## 1 まえがき

近年 Blue Origin などの民間企業による商業目的の宇宙開発が活発化している。高額ではあるものの民間人の宇宙旅行が実現しており、宇宙がより身近なものへと変化しつつある。一方で、宇宙空間は真空・無気圧・極低温であるため、人間が生存するには極めて厳しい環境である。太陽や外宇宙から飛来する放射線も宇宙空間における脅威の一つである。地球の厚い大気によって守られている地上とは異なり、宇宙空間には多数の放射線が存在し、探査位置や太陽活動などによって変化する。宇宙飛行士は太陽活動が活発な場合に船外活動の停止をする必要があり、放射線被曝量の制限により国際宇宙ステーションに1年以上滞在することは困難である。

宇宙空間における放射線の影響は人体だけでなく、半導体素子にも大きな影響を与える。放射線が半導体素子に入射すると放射線の持つ電離作用により、飛跡に沿って電子正孔対を多数生成する。生成された電子正孔対により SRAM などの記憶素子の保持値を反転する場合や、絶縁体に電荷が捕獲され、半導体素子の特性が変化するなどの影響が発生する。前者は機器の再起動を余儀なくされるため、宇宙探査機などの制御不全を引き起こしうる。後者は時間経過に従い悪化を続け、素子の劣化が進むと完全に動作しなくなるため、人工衛星などの寿命を決める一因となりうる。

本稿では放射線起因の一時故障と経年劣化について説明し、その対策例を紹介する。アルファ線や重イオンを用いた加速試験を利用して、半導体素子の一時故障や経年劣化を測定した結果について報告する。

## 2 シングルイベント効果とトータルドーズ効果

本章では MOSFET を例に、放射線による影響について紹介する。

### 2.1 発生原理

放射線が半導体を通過すると、その飛跡に沿って電子正孔対を生成する。PN 接合近辺を通過した場合には PN 接合間の空乏層に印加されている電界によって電子が p 型半導体に、正孔が n 型半導体側に収集される。図 1 のように、論理回路の出力に電荷が収集されると、その出力が一時的に反転する。論理回路では入力値は変化しないため、一時的な反転となるが、記憶素子などのフィードバックを持つ回路では反転したまま安定する場合がある。これらの現象は1つの放射線によって引き起こされるため、シングルイベント効果と呼ばれる。

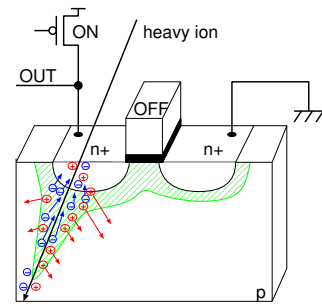


図 1 シングルイベント効果の発生原理

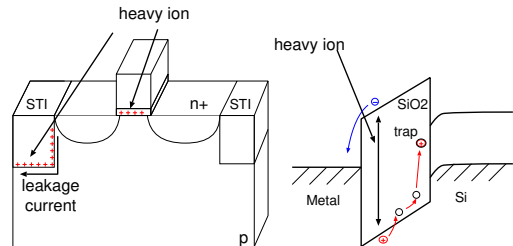


図 2 トータルドーズ効果の発生原理

放射線は SiO<sub>2</sub> などの絶縁体を通過した場合にも電子正孔対を生成する。絶縁体に生じた正孔は絶縁体中存在する欠陥に捕獲され、そのポテンシャルを変化させたり、絶縁体と半導体界面における終端処理として結合している水素を分離させ、Interface trap を形成する (図 2)。MOSFET のゲート酸化膜で生じた場合、V<sub>th</sub> の減少やリーク電流の増加、サブスレッショルドスイングの悪化を引き起こす [1]。シングルイベント効果とは異なり、多数の放射線が通過することによる蓄積効果であるため、トータルドーズ効果と呼ばれる。

### 2.2 放射線に対する対策

シングルイベント効果の代表的な対策方法は回路の三重化 (TMR) である。フリップフロップを三重化し、出力の多数決をすることで、シングルイベント効果による値の反転の影響を除去することができる。三重化回路は消費電力の観点で効率が悪いいため、二重化回路や DICE ラッチに代表される耐放射線構造が多数提案されている [2, 3]。回路的な対策の他に、基板と拡散領域間に絶縁層を持つ SOI プロセスを利用する方法がある。基板から収集される電荷を絶縁層が遮断するため、シングルイベント効果を抑制できる。

TID の対策は難しく、主に金属による放射線の遮蔽が利用される。また、事前に TID の影響を測定し、寿命

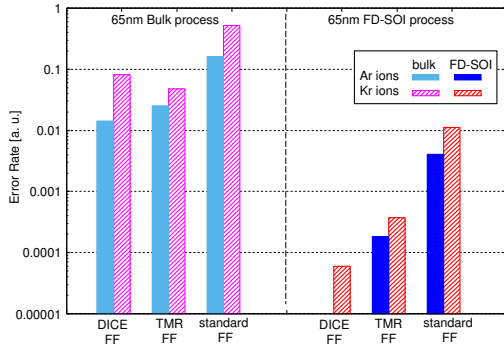


図3 シングルイベント効果の測定結果

の見積りを行うことが重要となる。

### 3 加速試験による測定

シングルイベント効果やトータルドーズ効果の測定には放射性物質やサイクロロンを利用した放射線照射による加速試験が利用される。本章では我々が測定した加速試験結果の一例を示す。

#### 3.1 FFにおけるシングルイベント効果の測定

65nm bulk プロセスと FD-SOI プロセスを利用して三重化 FF、耐放射線構造である DICE FF、通常の FF を試作し、重イオンを照射する加速試験を高崎量子応用研究所にて行った。照射したイオンは Ar イオンと Kr イオンである。イオンの LET (linear energy transfer) はそれぞれ  $15.8 \text{ MeV}\cdot\text{cm}^2/\text{mg}$  と  $40.3 \text{ MeV}\cdot\text{cm}^2/\text{mg}$  である。LET は物質を通過時に与えるエネルギーの量を表し、電子正孔対の生成量を決める数値である。

測定結果を図 3 に示す。bulk と FD-SOI プロセスで比較すると、bulk プロセスのほうが 40 倍以上のエラー率となった。一方で三重化 FF や DICE FF などによるエラー率の減少量は bulk プロセスに置いて 10 倍程度である。微細化によって放射線の影響を受ける範囲が相対的に拡大し、複数のトランジスタでシングルイベント効果の影響を受けていることが原因である [4, 5]。

#### 3.2 パワー素子におけるトータルドーズ効果の測定

トータルドーズ効果の影響を電力変換回路に利用される n 型パワー MOSFET を利用して測定を行った。測定対象として、650V 耐圧の Si MOSFET と、次世代パワー素子である SiC MOSFET を用意した。加速試験にはガンマ線を利用するのが一般的であるが、本測定では 3MBq の密封アルファ線源 (Am241) を用いた。アルファ線照射時には  $V_{gs}$  に 18V を印加し、500 秒ごとに  $V_{ds} = 0.1\text{V}$  の条件で  $I_{ds}$ - $V_{gs}$  特性の測定を行った。測定には N6700C と N6761A を用いた。

測定結果を図 4 に示す。両方の MOSFET においてアルファ線の照射により  $V_{th}$  が減少するトータルドーズ効果の影響が確認できる。SiC MOSFET の方がトータルドーズ効果の影響が小さく、 $1\mu\text{A}$  のリーク電流が流れる照射時間は 3 倍以上異なる。次世代半導体である SiC

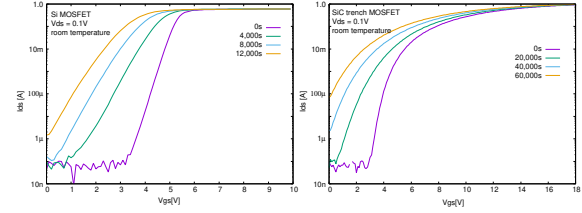


図4 パワー素子におけるトータルドーズ効果の測定結果

MOSFET を利用することで、宇宙における電力変換回路の長寿命化を達成できる可能性がある。

### 参考文献

- [1] Daniel M. Fleetwood, “Evolution of total ionizing dose effects in mos devices with moore ’ s law scaling,” *IEEE Transactions on Nuclear Science*, vol. 65, no. 8, pp. 1465–1481, 2018.
- [2] T. Calin, M. Nicolaidis, and R. Velazco, “Up-set hardened memory design for submicron CMOS technology,” *IEEE Transactions on Nuclear Science*, vol. 43, no. 6, pp. 2874–2878, 1996.
- [3] P. Hazucha, T. Karnik, S. Walstra, B. Bloechel, J. Tschanz, J. Maiz, K. Soumyanath, G. Dermer, S. Narendra, V. De, and S. Borkar, “Measurements and analysis of SER tolerant latch in a 90 nm dual-Vt CMOS process,” in *Proceedings of the IEEE Custom Integrated Circuits Conference*, 2003, pp. 617–620.
- [4] N. Gaspard, S. Jagannathan, Z. Diggins, M. McCurdy, T.D. Loveless, B.L. Bhuva, L.W. Massengill, W.T. Holman, T.S. Oates, Y.-P. Fang, S.-J. Wen, R. Wong, K. Lilja, and M. Bounasser, “Estimation of hardened flip-flop neutron soft error rates using SRAM multiple-cell upset data in bulk CMOS,” in *IEEE International Reliability Physics Symposium*, 2013, pp. SE.6.1–SE.6.5.
- [5] J. Furuta, K. Kobayashi, and H. Onodera, “Impact of cell distance and well-contact density on neutron-induced multiple cell upsets,” *IEICE Transactions on Electronics*, vol. E98.C, no. 4, pp. 298–303, 2015.