

65 nm FD-SOI における NBTI の逆方向基板バイアス依存性の評価

Evaluations of Reverse Body Bias Dependence by NBTI in 65 nm FD-SOI

保坂 巧⁽¹⁾ 西澤 真一⁽¹⁾ 岸田 亮⁽²⁾ 小林 和淑⁽²⁾ 松本 高士⁽³⁾ 坂本 浩則⁽⁴⁾ 藪内 美智太郎⁽⁴⁾ 熊代 成孝⁽⁴⁾
 T. Hosaka⁽¹⁾ S. Nishizawa⁽¹⁾ R. Kishida⁽²⁾ K. Kobayashi⁽²⁾ T. Matsumoto⁽³⁾ H. Sakamoto⁽⁴⁾ M. Yabuuchi⁽⁴⁾ S. Kumashiro⁽⁴⁾

⁽¹⁾埼玉大学 ⁽²⁾京都工芸繊維大学 ⁽³⁾東京大学 ⁽⁴⁾ルネサスエレクトロニクス

⁽¹⁾Saitama University ⁽²⁾Kyoto Institute of Technology ⁽³⁾The University of Tokyo ⁽⁴⁾Renesas Electronics

1. 背景

これまでスケールリング則に従い、低電源電圧化・微細化が行われてきた。しかし、微細化に伴い不純物ばらつきによる閾値電圧のばらつきが大きくなっており、電源電圧を下げられないという問題がある。BOX 層(埋め込み酸化膜)を持つ完全空乏型である FD-SOI 構造のトランジスタが提案されている。65 nm FD-SOI は不純物ばらつきを抑制でき、BOX 層を薄くすることにより基板バイアス制御が可能である[1]。一方、微細化が進むにつれ NBTI(Negative Bias Temperature Instability)が顕在化してきた。NBTIは電圧、温度などにより時間の経過とともにトランジスタ特性が劣化する。この特性の劣化が動作速度の低下につながり、やがて故障に至る。

[2]において 65 nm FD-SOI における NBTI に対する基板バイアスの影響が調査されている。しかし、[2]では Reaction-Diffusion(R-D)モデルが採用されており、近年では R-D モデルではなく酸化膜中の欠陥にキャリアが捕獲・放出される Trap De-trap(T-D)モデルが支持されている[3]。T-D モデルに基づいて逆方向基板バイアスが NBTI に与える影響について評価を行う。

2. NBTI

NBTIは PMOS における経年劣化の主要因である。時間の経過とともにドレイン電流値が小さくなる。一方、劣化現象だけでなく、リカバリ現象も存在する。ストレスを取り除くことで電流値が劣化前に近づく。

発生原理として Atomistic Trap-based BTI(ATB)モデルによるキャリアの捕獲・放出が考えられている[4]。ATB モデルでは閾値電圧は対数 $\log(t)$ で劣化・回復する。

3. 基板バイアス制御による NBTI への影響

基板バイアス制御とはボディの電位を変化させ、閾値電圧を変える方法である。逆バイアスを与えると閾値電圧の絶対値が増加し、ON 電流、OFF 電流が低減する。また、チャネルにおけるホール濃度が小さくなる。

4. 測定方法

チャネル長60nm, チャネル幅2.8 μm の単体トランジスタに対して、通常動作時より高いゲート電圧、温度を設定し、劣化を加速させる。ドレイン電流を測定し、ドレイン電流の変化を閾値電圧変動に変換する。測定条件を表 1 に示す。ボディ電圧 V_{BS} は0Vと2Vとし、それぞれ比較する。

5. 測定結果

図 1, 2 に劣化していない 5 つのトランジスタを用いて、ストレス、リカバリ時間に対する閾値電圧変動を平均化した結果を示す。図 1 においては $V_{BS} = 0\text{V}$ における最大劣化量を 1 として規格化した。図 2 においては個々の最大劣化量を 100%として規格化した。ストレス時において逆バイアスを

与えることで傾きが0.23から0.15となり、35%小さくなった。リカバリ時においては傾きが-0.074から-0.058と22%小さくなる。外挿によりストレスを外してからリカバリし始める時間が44nsから33psと約3桁短くなったと言える。

まとめ

NBTI に対する逆方向基板バイアスの影響を実測評価した。測定値を対数関数でフィッティングすると、ストレス時では逆方向基板バイアスを印加することで対数関数の係数が小さくなり、劣化が抑制された。リカバリ時では、リカバリし始める時間が短くなった。

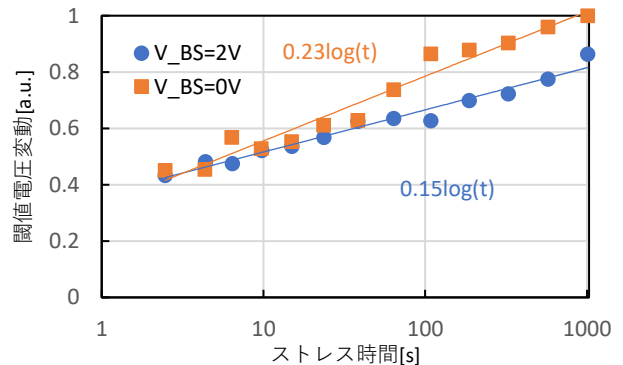


図 1 ストレス時の NBTI 測定結果

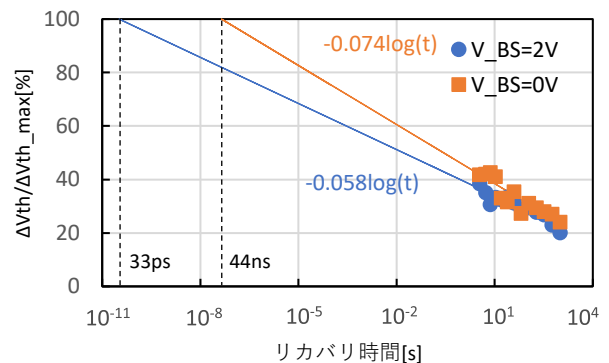


図 2 リカバリ時における NBTI 測定結果

表 1 NBTI の測定条件

	測定時	ストレス時	リカバリ時
ゲート電圧 V_{GS}	-0.55V	-2.0V	0V
ドレイン電圧 V_{DS}	-0.10V	0V	0V
温度	105°C	105°C	105°C

参考文献

- [1] T.Hasegawa et al., IEEE ICICDT, 2017, Session E
- [2] T.Ishigaki et al., IEEE TED, vol. 58, no. 4, Apl., 2011, pp.1197-1204
- [3] T.Grasser et al., IEEE TED, vol.58, no. 11, Nov. 2011, pp.3652-3666
- [4] H.Kükner et al., IEEE TDMR, vol.14, no. 1, Mar, 2014, pp.182-193