

# ばらつき測定のための簡易構造 TEG

The Simple Layout TEG for Measuring Variation

濱中 力<sup>1</sup>

Chikara Hamanaka

小林 和淑<sup>1</sup>

Kazutoshi Kobayashi

京都工芸繊維大学<sup>1</sup>

Kyoto Institute of Technology

## 1 まえがき

集積回路技術の進展とともに回路規模は増大し、高度な機能を持たせることができるようになってきている。その裏で、設計工数が増大し、設計期間が長くなっている。設計者への負担を減らすためには、設計工数を減らす努力が重要と考えられる。本稿では、設計負担を抑えた方法で設計する、ばらつき測定のための TEG について説明する。

## 2 従来 TEG の問題点

ばらつき測定のために、複数のリングオシレータの発振周波数を測定する必要がある。測定 TEG として、従来は図 1 のような中央集権型の構造をとっていた。この構造は、セクションの設計は容易だが、レイアウト作成時に配線が複雑になり、問題が発生するということがあった。そこでレイアウトが容易で設計負担の少ない TEG として、シフトレジスタ型のばらつき測定 TEG を考案した。この TEG のコンセプトは「数珠繋ぎの構成」である。単位構造のシフトレジスタを作成し、数珠繋ぎにすることで TEG を構成している。通常ツリー構造とするクロックも数珠繋ぎにしておき、クロック周波数が制限されるものの、測定時間にはほぼ影響しない。

## 3 数珠繋ぎ構造 TEG

考案したばらつき測定のための数珠繋ぎ構造 TEG を図 2 に示す。リングオシレータにカウンタ兼シフトレジスタをつなぎ、同時に発振しないリングオシレータにつながるカウンタ兼シフトレジスタを共有する。おおまかな測定フローは図 3 となる。EN 入力によって、発振する RO の指定とカウンタの下位 1bit 目となるレジスタの指定を行う。リングオシレータを 16 個おきに発振させる場合、カウンタ兼シフトレジスタは 16bit カウンタとして動作する。カウンタモードで一定時間の発振回数をカウントした後、シフトレジスタモードに切り替えて、外部からのクロックで値を読み出す。このときレジスタは 1 列につながり、[リングオシレータ数]bit のシフトレジスタとして動作する。

## 4 数珠繋ぎ構造 TEG の問題点

数珠繋ぎ構造 TEG には設計工数が少なく済むメリットがあるが、デメリットも存在する。中央集権型と異なり、個々にカウンタを持つ分、面積が大きくなる。またチップ上で複数のリングオシレータが同時に発振するため、ノイズなどでばらつき測定が正常に行えない恐れがある。発振するリングオシレータを指定するためのシ

フトレジスタを別途用意すれば、1つのリングオシレータだけ発振させることはできるが、制御が複雑になり、面積が大きくなる。

## 5 まとめ

本稿で述べた簡易構造のばらつき測定 TEG は、設計工数の低減という最大のメリットを持つ。しかし、同時に複数のリングオシレータを発振させる場合、測定結果に影響を及ぼす恐れがある。設計する場合、同時に発振させるリングオシレータ間の距離に注意する必要がある。今後、この TEG を設計し、実際にばらつき測定を行う予定である。

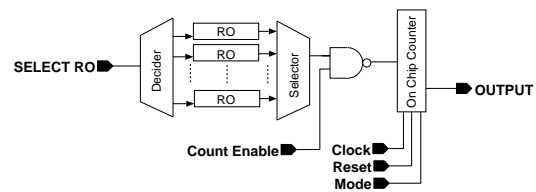


図 1 中央集権型構造のばらつき測定回路

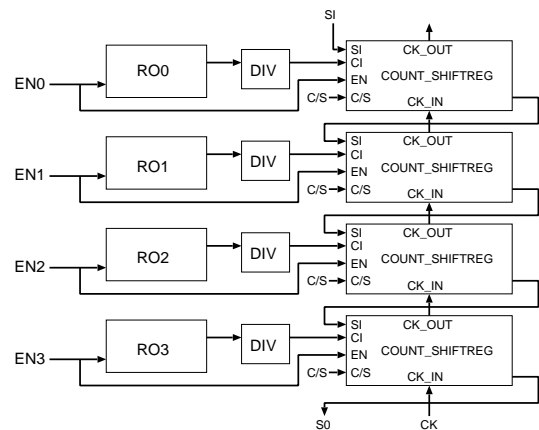


図 2 考案した数珠繋ぎ構造のばらつき測定回路

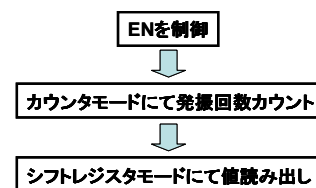


図 3 測定フロー

## 参考文献

S. Nishizawa et. al., "Variability characterization using an ro-array test structure and its impact on design", IEEE DFM&Y Workshop, June 2010.