

誤点弧防止とデッドタイム損失低減を両立する GaN HEMT 向け 3 レベルゲートドライバ

武久 拓未*, 高橋 岳大, 古田 潤, 新谷 道広, 小林 和淑 (京都工芸繊維大学)

A Three-level Gate Driver for GaN HEMT to Suppress False Turn-on and Reduce Dead Time Loss
Takumi Takehisa, Takehiro Takahashi, Jun Furuta, Michihiro Shintani,
Kazutoshi Kobayashi (Kyoto Institute of Technology)

1. はじめに

GaN HEMT を電力変換回路に用いることで、回路の小型軽量化や高効率化の実現できる。一方で、GaN HEMT には誤点弧が生じやすく、還流動作時のデッドタイム損失が大きいため、Si パワーデバイスにはない課題がある。従来手法(1)では、オフ時に負電圧で駆動することで誤点弧を防止するが、追加の電源が必要となるため、回路面積が増大する。GaN HEMT はデッドタイムを負電圧で駆動すると、ソース-ドレイン間の電圧降下が大きくなる(2)ため、従来手法ではデッドタイム損失が増大する。

本稿では、デッドタイム中は 0V で駆動する GaN HEMT 向け 3 レベルゲートドライバを提案しその動作を検証する。

2. 提案型 3 レベルゲートドライバ

提案するゲートドライバの回路図と制御信号を図 1 に、提案型ゲートドライバの動作原理を図 2 に示す。オン期間に C_{sub} に電荷を蓄える。ターンオフ後のデッドタイムは DUT である GaN HEMT を 0V で駆動し、デッドタイム損失を低減する。ハイサイドスイッチのオン期間では、電荷が蓄えられた C_{sub} が負電圧源として動作し、ゲートに負電圧が印加され、誤点弧を防止する。ターンオフ前のデッドタイムではゲート電圧を 0V に戻し、デッドタイム損失を低減する。

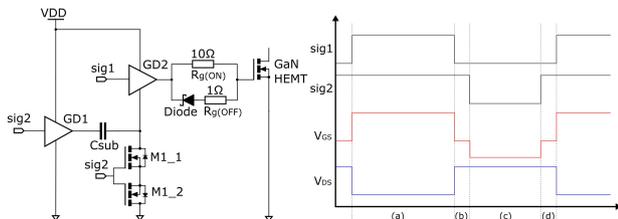


図 1: 提案型ゲートドライバの回路図と制御信号

Fig1. Schematic and control signals of the proposed gate driver

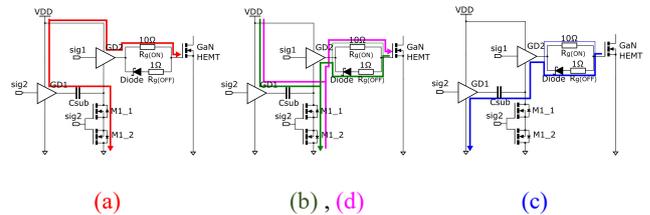


図 2: 提案型ゲートドライバの動作原理

Fig2. Operation principle of the proposed gate driver

3. 測定結果

提案型ゲートドライバの動作を抵抗負荷型回路により評価した。測定条件は動作周波数 1MHz、Duty 比 50%、供給電圧 48V、供給電流 4A、ターンオフ後とターンオン前の 0V で駆動する期間は 50ns とした。DUT は GS61004B(GaN HEMT, GaN Systems 製)、ブレードドライバは絶縁型ゲートドライバ 2EDF7275F(Infineon Technology 製)を用いた。提案型ゲートドライバの C_{sub} は 2.2 nF とした。

図 3 に実測波形を示す。 V_{GS} の実測波形より、提案型ゲートドライバで提案する 3 レベル動作をすることが確認できた。提案型ゲートドライバでハーフブリッジ構造におけるデッドタイム損失の低減を期待できる。今後は降圧コンバータに実装して、電力変換効率の評価を行う。

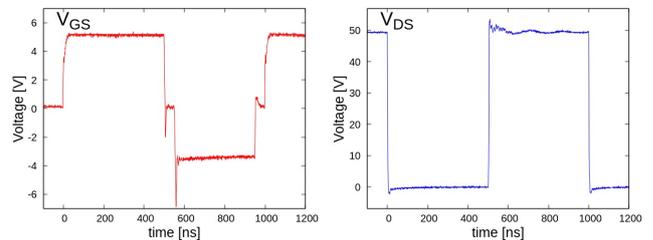


図 3: 抵抗負荷型回路の実測波形

Fig3. Measured waveforms of resistor-load type circuit

文 献

- (1) GaN Systems, Application Notes GN012, (2022)
- (2) GaN Systems, Application Notes GN001, (2022)