

単一の電源と制御信号でマルチレベルのゲート電圧制御が可能な GaN HEMT 向けゲートドライバ

高橋 岳大*, 長尾 詢一郎, 古田 潤, 小林 和淑 (京都工芸繊維大学)

A Multilevel Gate Driver with a Single Voltage Supply and a Control Signal for GaN HEMT

Takehiro Takahashi*, Junichiro Nagao, Jun Furuta, Kazutoshi Kobayashi (Kyoto Institute of Technology)

1. はじめに

近年、GaN HEMT (Gallium Nitride High Electron Mobility Transistor)を電力変換回路に用いることで、回路の小型軽量化、高効率化を実現できることが期待されている。

一方で、GaN HEMT には誤点弧が生じやすく、還流動作時の逆導通損失も大きいなど、従来の Si デバイスにはない課題を持つ。従来手法⁽¹⁾では、負電圧で GaN HEMT を駆動することで誤点弧を防ぐが、追加の電圧源が必要なため回路面積が増大するほか、逆導通損失増大の原因となる。

本稿では、単一の電源と制御信号でマルチレベルのゲート電圧制御する GaN HEMT 向けゲートドライバのスイッチング特性の評価を行う。

2. 提案型ゲートドライバ

提案するゲートドライバの回路図を図 1 に、提案型ゲートドライバの動作原理を図 2 に示す。M1 がオン状態になると、GaN HEMT のゲート入力容量が充電されターンオンする。ターンオン後、HEMT のオン期間中にキャパシタ CSUB に電荷を蓄積する。M2 と M3 がオン状態になると、HEMT のゲート入力容量に蓄積された電荷が放電しターンオフする。CSUB を介して放電するのでゲート電圧は負電圧になり、誤点弧を防止する。CSUB を介してゲート入力容量を再充電することで、負電圧により逆導通損失が増えることを防ぐためにゲート電圧を 0V に戻す。

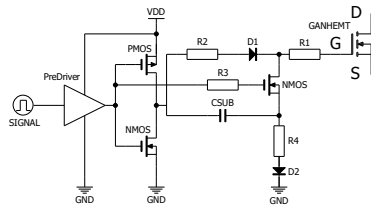


図 1: 提案型ゲートドライバの回路図
Fig.1. Circuit schematic of the proposed gate driver

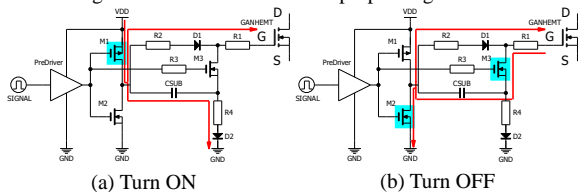


図 2 提案型ゲートドライバの動作原理
Fig.2. Operation of the proposed gate driver

3. 測定結果と評価

提案型ゲートドライバ(Prop.)と従来型ゲートドライバ(Conv.)のスイッチング特性をダブルパルス試験⁽²⁾により評価した。測定条件は動作周波数 500kHz、供給電圧 50V、供給電流 2A である。DUT は GS66504B (GaN HEMT, GaN Systems 社製)を用いた。プレドライバは絶縁型ゲートドライバ Si8275GB (Silicon Labs 社製)を用いた。提案型ゲートドライバに用いた抵抗やキャパシタの素子定数は、R1 が 1 Ω、R2 が 10 Ω、R3 が 10 Ω、R4 が 27 Ω、CSUB が 22 nF である。

図 3 に実測波形の結果を示す。従来型⁽³⁾を用いた場合のスイッチング時間 T_{OFF} , T_{ON} はそれぞれ 16.0ns、19.1ns であった。提案型を用いた場合のスイッチング時間 T_{OFF} , T_{ON} はそれぞれ 14.8ns、18.7ns と、従来型の 93%、97%のスイッチング時間となった。

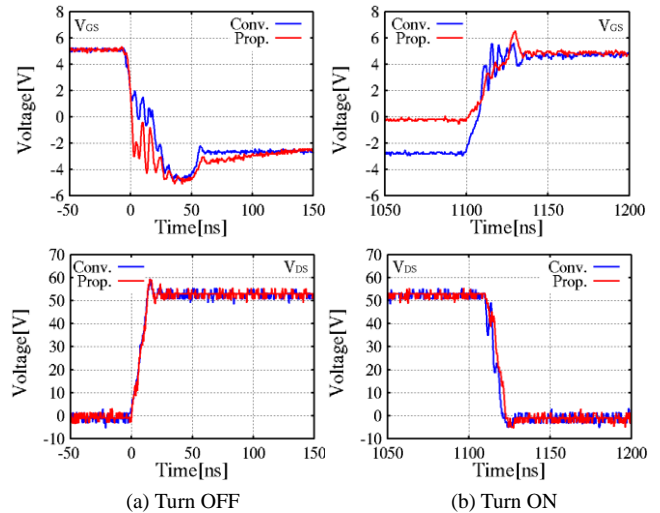


図 3: ダブルパルス試験の実測波形結果
Fig.3. Measured waveforms of double pulse test

文献

- (1) GaN Systems, Application Notes GN012, 2-, 2020.05
- (2) GaN Systems, Application Notes GN008, 3-, 2018.05
- (3) Z. Zhang, IEEE Transactions on Power Electronics vol.32, pp.9319-9332, 2017