

測定時の劣化の影響を除去した高速 NBTI 回復特性センサーの検討

松本 高士¹ 牧野 紘明¹ 小林 和淑^{2,3} 小野寺 秀俊^{1,3}

¹ 京都大学大学院情報学研究科 〒606-8501 京都市左京区吉田本町

² 京都工芸繊維大学工芸科学研究科 〒606-8585 京都市左京区松ヶ崎

³ JST CREST

E-mail: tmatsumoto@vlsi.kuee.kyoto-u.ac.jp, kazutoshi.kobayashi@kit.ac.jp, onodera@i.kyoto-u.ac.jp

あらまし 本論文において我々は 400ns の測定遅延を持つ NBTI 回復センサー回路を提案した。本回路は多数のユニットセルを含む。1つのユニットセルは 10 個の DUT (PMOS) と 2つのアシスト NMOS から構成され、DUT のリーク電流を測定することで NBTI を評価する。多数のユニットセルを並列化することでリーク電流を増幅し、さらにアシスト回路によって測定装置内の電流計への突入電流を減少させ電流測定レンジを一定に保つことができる。その結果測定遅延 400ns という高速な測定が可能となった。50°C から 125°C、回復時間 400ns から 3000s の範囲において、NBTI の回復が $\log t$ に従うことが明らかになった。すなわち数千の PMOS を同時に劣化・回復させることにより、NBTI の起源であるゲート絶縁膜界面付近の正に帯電した欠陥の時定数が対数分布していることを観測した。本提案手法はオフリーク電流を用いているため、NBTI 回復測定に対し最大の fidelity を持つという特徴がある。

キーワード dependable VLSI, CMOS, NBTI

A 65nm CMOS High-Speed and High-Fidelity NBTI Recovery Sensor

Takashi MATSUMOTO¹ Hiroaki MAKINO¹ Kazutoshi KOBAYASHI^{2,3}

and Hidetoshi ONODERA^{1,3}

¹ Graduate School of Informatics, Kyoto University Yoshida Hommachi, Sakyo-ku, Kyoto, 606-8501

² Graduate School of Science and Technology, Kyoto Institute of Technology Matsugasaki, Sakyo-ku, Kyoto, 606-8585

³ JST CREST

E-mail: tmatsumoto@vlsi.kuee.kyoto-u.ac.jp, kazutoshi.kobayashi@kit.ac.jp, onodera@i.kyoto-u.ac.jp

Abstract We proposed an NBTI-recovery sensor with 400ns measurement delay. This sensor contains many unit cells. One unit cell includes ten PMOS DUTs and two assist NMOSes. Parallelizing many unit cells can amplify the leakage current and the assist circuit can reduce the rush current to the ammeter that keeps the measurement range of ammeter constant during measurement. Fast measurement delay is achieved by these two factors. It is confirmed that from 50°C to 125°C, NBTI recovery follows $\log t$ from 400ns to 3000s. By degrading and recovering thousands of PMOS transistors at the same time, we can observe that the time constants of positively charged defects which are related to NBTI are log-uniformly distributed in the PMOS devices. Also this circuit has the highest fidelity to NBTI recovery measurement because off-leak current is used for NBTI recovery characterization and stress is not added during measurement.

Keyword dependable VLSI, CMOS, NBTI

測定時の劣化の影響を除去した 高速NBTI回復特性センサーの検討

松本 高士¹, 牧野 紘明¹, 小林 和淑^{2,3}, 小野寺 秀俊^{1,3}

¹京都大学, ²京都工芸繊維大学, ³JST CREST

概要

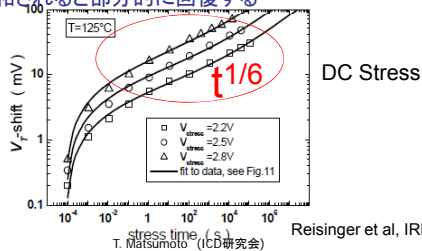
- 背景: Digital 回路へのNBTIの影響
- 代表的な NBTI 評価手法の比較
- Off-leak 電流 によるNBTI回復測定 (単体 Tr)
- 提案したNBTI Recovery Sensorについて
- 測定結果 (65nm CMOS)
 - 回路構造
 - 400ns の測定遅延でのNBTI 回復評価結果

Negative Bias Temperature Instability(NBTI)

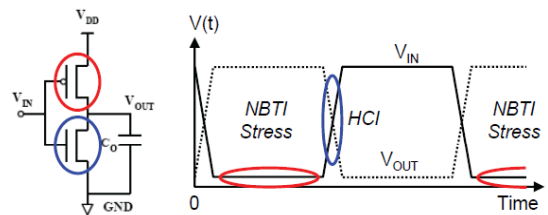
B.E. Deal et al., J. Electrochem. Soc.(1967)

重要なデバイス特性(I_{ds} , V_{th} , gm, ...) がストレスによって劣化する

- ・主に PMOSにおいて発生する
- ・ストレス: $E_{ox} = 5-8 \text{ MV/cm}$, $T = 100^\circ\text{C} \sim 200^\circ\text{C}$
- ・ストレスが緩和されると部分的に回復する

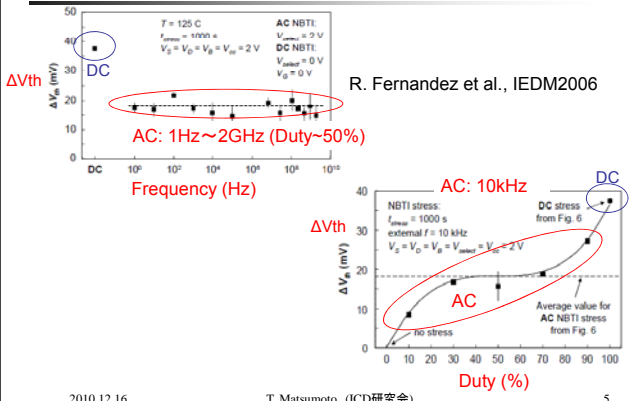


Digital回路へのNBTIの影響 (例. インバータ)



- ・NBTI: 劣化 ($V_{IN} : \text{Low}$), 回復 ($V_{IN} : \text{High}$)
- ・HCI: 劣化 (信号遷移時)

NBTIのストレス電圧周波数、Duty依存性



各種NBTI 評価法の比較 (測定時のゲートバイアス)

On-the-Fly 法

- Vgate = Vstress
- ➡ 測定時に回復しない (劣化測定に対するfidelityが高い)

Measure-Stress-Measure 法

- Vgate = VDD or Vth
- ➡ 測定時に劣化・回復が起きる

Off-Leak Current 法 (提案手法)

- Vgate = 0 V
- ➡ 測定時に劣化しない (回復測定に対するfidelityが高い)

各種NBTI 評価法の比較

On-the-Fly 法

Measure-Stress-Measure 法

Off-Leak Current 法 (提案手法)

完全なNBTI評価手法は存在しない。

上記手法を組み合わせることでNBTIの全体像を把握するために必要となる。

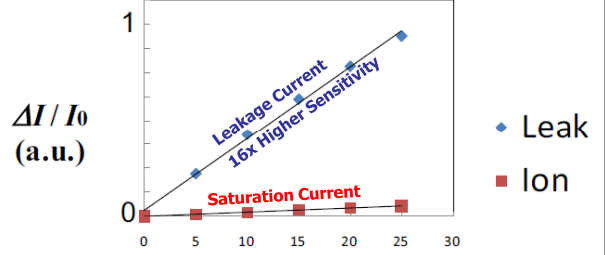


提案手法

- 極短測定遅延で評価可能なOff-leak電流測定法

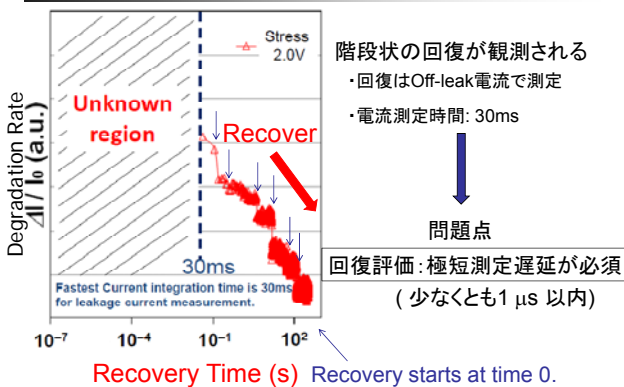
Vth シフトに対する感度 : Off-Leak vs 飽和電流

HSPICE によるシミュレーション結果

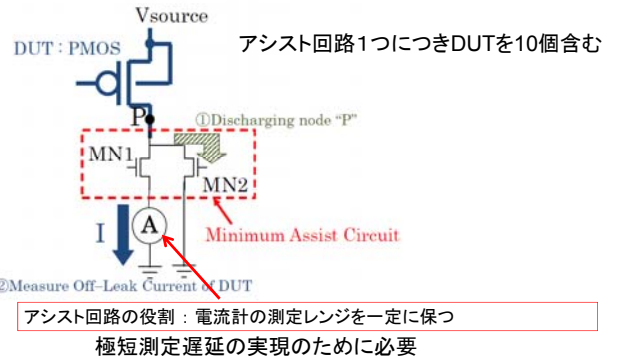


Off-leak 電流は16 倍高い感度を持つ

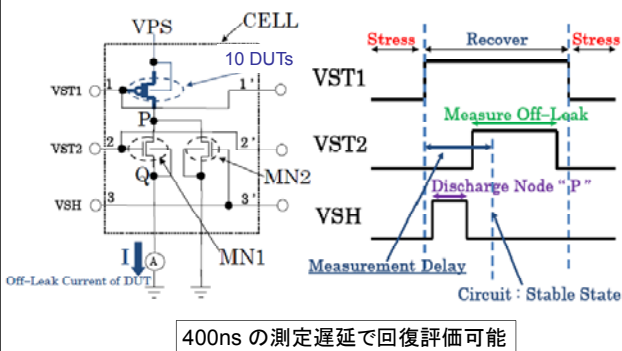
Off-leak 電流によるNBTI 回復測定 (単体 Tr Case) [従来手法]



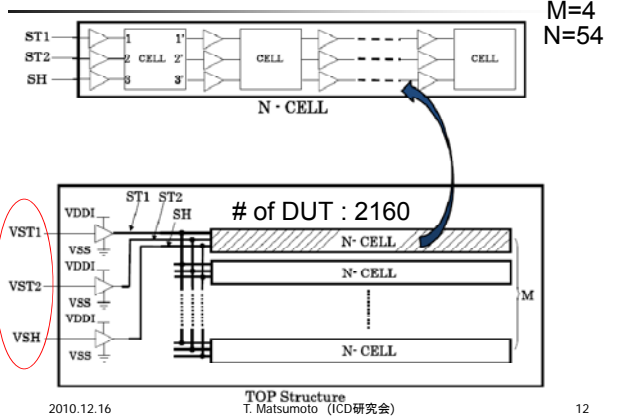
ミニマムなアシスト回路によるNBTI 回復測定 [提案手法]



タイミング・チャート

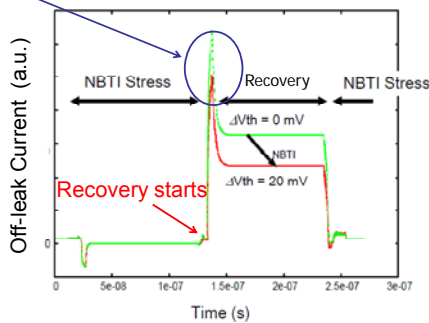


回路ブロック図 (N×M セル)



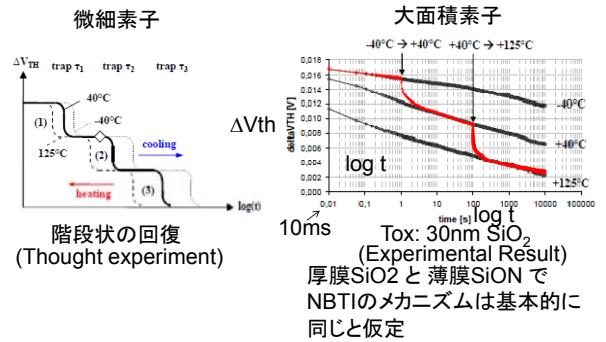
全体回路のシミュレーション結果

このピーク電流値はアシスト回路によって抑えられる。



リーク電流はNBTI劣化によって減少する(ΔVth=20mVの場合).
2010.12.16 T. Matsumoto (ICD研究会) 13

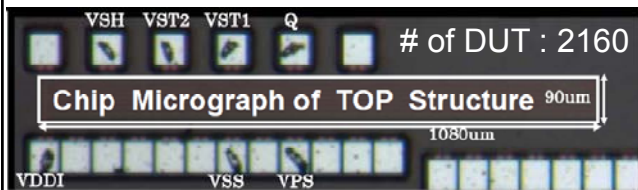
log t の回復の起源



2010.12.16

T. Aichinger, et al., IRPS2009
T. Matsumoto (ICD研究会) 14

試作回路のチップ写真



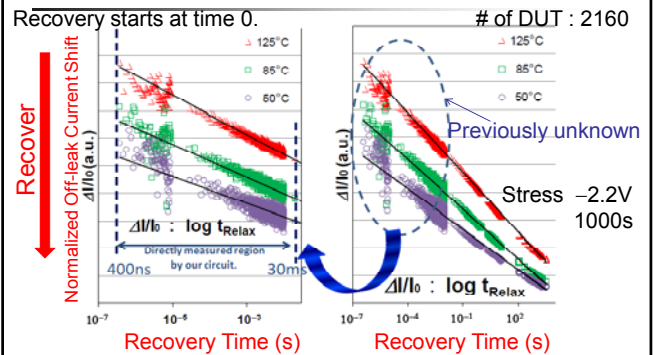
- 65nm CMOS
- 90μm × 1080μm
- ピン数 : 7

2010.12.16

T. Matsumoto (ICD研究会)

15

提案手法によるNBTI 回復測定結果



•400nsから3000sにわたってNBTIの回復はlog t に従う

2010.12.16

T. Matsumoto (ICD研究会)

16

まとめ: NBTI Recovery Sensor

- NBTI 回復測定(単体 PMOS)
 - Off-leak 電流によってNBTI回復評価をおこなった
 - 階段状の回復が観測された
 - Off-leak 電流の測定に30msを必要とした
- NBTI Recovery Sensor(提案手法)
 - 測定装置の電流レンジを一定に保つことが可能
 - 400ns の測定遅延を達成した
 - 2160個の PMOSの平均的な回復を観測した
 - 400nsから3000sにわたって回復はlog t に従う
 - 回復測定に対して高いfidelityを持つ回路を提案した

2010.12.16

T. Matsumoto (ICD研究会)

17

参考文献

- [1] S. Borkar : IEEE Micro **25** (2005) p.10.
- [2] M. Alam : Microelectron. Reliab. **48** (2008) p.1114.
- [3] H. Onodera : IEDM Tech. Dig., 2008, p.701.
- [4] D. K. Schroder et al.: J. App. Phys. **94** (2003) p.1.
- [5] J. H. Sthathis et al.: Microelectron. Reliab. **46** (2006) p.270.
- [6] H. Reisinger et al.: Proc IRPS, 2006, p. 448.
- [7] C. Shen et al.: IEDM Tech. Dig., 2006, p.333.
- [8] Z. Q. Teo et al.: Proc IRPS, 2009, p. 1002.
- [9] T. Grasser et al.: Proc IRPS, 2009, p. 33.
- [10] A. E. Islam et al.: IEDM Tech. Dig., 2009, p.733.
- [11] H. Reisinger et al.: Proc IRPS, 2010, p. 7.
- [12] T. Grasser et al.: Proc IRPS, 2010, p. 16.
- [13] B. Kaczer et al.: Proc IRPS, 2010, p. 26.
- [14] V. Huard : Proc IRPS, 2010, p. 33.
- [15] T. Aichinger et al.: Proc IRPS, 2009, p. 2.
- [16] Agilent B1500A User's Guide
- [17] Agilent B1530A User's Guide
- [18] T. Matsumoto et al.: Proc SSDM, 2010, p. 806.

2010.12.16

T. Matsumoto (ICD研究会)

18