

# アルファ線と重イオンによるソフトエラー率の周波数依存性の測定

杉崎 春斗<sup>†</sup> 中島 隆一<sup>†</sup> 杉谷昇太郎<sup>†</sup> 古田 潤<sup>†</sup> 小林 和淑<sup>†</sup>

<sup>†</sup> 京都工芸繊維大学 〒606-0951 京都府京都市左京区松ヶ崎橋上町

**あらまし** スキャン型 FF とインバータを組み合わせた回路を用いて、ソフトエラー率の動作周波数依存性を評価した。回路にクロックを入力したまま  $\alpha$  線や重イオンを照射することにより、クロックを動作させたままのソフトエラー率の測定を行う。 $\alpha$  線照射時では、インバータが原因のソフトエラーはほとんど発生しなかった。FF が原因のソフトエラーは、動作周波数が向上するにつれて減少することがわかった。Ar 照射時では、動作周波数を上げてても全体のソフトエラー率はあまり変化しなかった。これは、 $\alpha$  線照射時と異なり、インバータが原因のソフトエラーの増加量が、FF が原因のソフトエラーの減少量とほぼ等しくなったからである。

**キーワード** ソフトエラー, Single Event Transients, Single Event Upsets, 周波数依存性

## Frequency Dependence of Soft Error Rates Induced by Alpha-Particle and Heavy Ion

Haruto SUGISAKI<sup>†</sup>, Ryuichi NAKAJIMA<sup>†</sup>, Shotaro SUGITANI<sup>†</sup>, Jun FURUTA<sup>†</sup>, and Kazutoshi KOBAYASHI<sup>†</sup>

<sup>†</sup> Kyoto Institute of Technology

**Abstract** We conducted a study on the frequency dependence analysis of soft error rates using the measurement circuit composed of scan FFs and inverters. By irradiating the circuit with alpha particles while the clock was running, the soft error rates were measured. During alpha-particle irradiation, soft errors caused by inverters were almost zero. Soft errors caused by FFs decreases as the operating frequency increases. On the other hand, during Ar irradiation, the overall soft error rate. This is because, unlike alpha-particle irradiation, the increase in soft errors caused by inverters was roughly equal to the decrease in soft errors caused by FFs.

**Key words** Soft error, Single Event Transients, Single Event Upsets, Frequency Dependence

### 1. ま え が き

近年のトランジスタの微細化に伴い、信頼性の低下が問題となっている。[1] 信頼性低下の要因の 1 つにソフトエラーがある。ソフトエラーとは、放射線が集積回路内のトランジスタに突入することによって、ラッチ回路や Flip-Flop (FF) の保持値が反転するエラーである。地上では中性子や  $\alpha$  粒子によって、宇宙では重イオンによって引き起こされる。[2] ソフトエラーは、一時的な故障であるため、再起動によって修復可能である。しかし、高信頼性機器においては致命的な問題となるため、対策が必要である。

ソフトエラーは、大きく 2 種類に分けることができる。1 つは、インバータや NAND ゲートなどの組み合わせ回路で発生する Single Event Transients (SET) である。組み合わせ回路に荷電粒子が突入して電子正孔対が発生し、拡散領域に収集されると出力が反転する。出力が反転してからもとの値に戻るまでの時

間幅を持ったパルス (SET パルス) が生じる。発生した SET パルスが記憶素子に入力されている時にちょうどクロック信号が立ち上がり、値が取り込まれると記憶素子の保持値が反転する。

もう 1 つは、ラッチ回路や FF などの記憶素子で発生する Single Event Upsets (SEU) である。素子を構成するインバータに荷電粒子が突入して電子正孔対が生じると SET パルスが発生し、一時的に出力が反転する。反転した出力が次段のトライステートインバータに取り込まれて出力されると、保持値が完全に反転する。

動作周波数が向上するにつれて、回路全体に占める SET の割合が増加している。[3] よりよいソフトエラー耐性を考えるために、動作周波数ごとのソフトエラー率を測定することは重要である。従来の静的ソフトエラー測定は、FF のクロックを停止して測定するため、SEU のみを観測することができる [4]。しかし、実際の動作環境で発生するソフトエラーは、FF の外で発生する SET も要因となりうる。静的ソフトエラー測定のみだと、

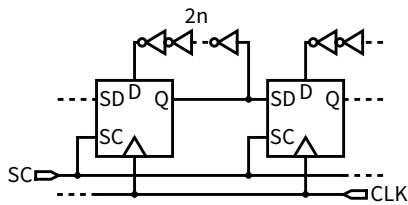


図 1: 動的ソフトエラー測定回路

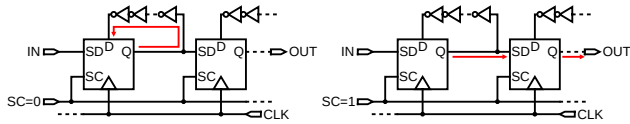


図 2: 回路動作

実際の使用状況に即したエラー率が観測できない。動的ソフトエラー測定は、クロックを動作させたまま測定するため、SETとSEUの両方を観測することが出来る。

本稿では、クロックを動作させたままソフトエラー率を測定する方法と、 $\alpha$ 線やNe,Arを照射した際の実測結果、そこから得られた周波数特性と静的測定との比較について記す[5]。

## 2. 測定用回路

静的エラー測定は、クロックを停止させて測定しているため、周波数に依存するSETは観測できず、SEUのみを観測することができる。一方、動的ソフトエラー測定は、クロックを動作させたまま測定するため、SETとSEUの両方を観測することが出来る。本章では、スキャン型FFとインバータを組み合わせ作成した、動的ソフトエラー測定を実施した回路構造について述べる。

### 2.1 動的ソフトエラー測定回路

動的ソフトエラー測定では、クロックを動作させたまま測定する。通常のソフトエラー測定と同じようにFFを数珠繋ぎにするだけでは、次段に保持値が伝達してしまい、保持値を保持できない。また、GHz程度で測定を行いたいが、GHzで出力されるデータを外部機器で測定することは困難である。そのため、FFの信号をループさせて保持する回路が必要である。本研究では、スキャン型FFを用いることで動的ソフトエラー測定を可能とした。スキャン型FFは、SCが0の場合はDの入力がFFに取り込まれ、1の場合はSDの入力がFFに取り込まれる回路である。動的ソフトエラー測定回路を以下の図1に、動作の様子を図2に示す。SC=0の時、D=Qとなり、FFの出力が自身の入力となり、信号がループする。インバータのSETやFFでのSEUが取り込まれることにより、動的ソフトエラー測定が可能となる。SC=1の時、Qは次段のSDとなるので、通常のカスケード接続と同じ接続となり、エラーを読み出す。

### 2.2 クロック信号伝達回路

動的ソフトエラー測定時は、GHz程度の高速なクロックを入力するため、高速なクロックを伝達する回路が必要となる。測定結果を読み出すシフト時には、ホールド違反を起こさないようにしなければならない。さらに大量のFFにクロックを伝達するため、クロック入力タイミングや瞬時電流によるIRド

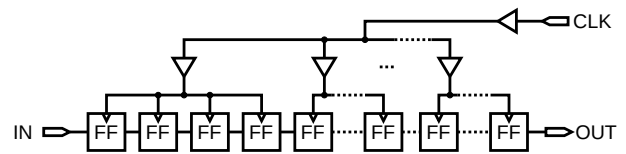


図 3: クロックツリー

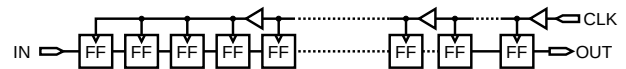


図 4: バッファチェーン

ロップが問題となる。そのため、クロックの伝達方法に工夫が必要である。

IRドロップを避けるために、デカップセルを用いる方法もある[7]。デカップセルはデカップリングキャパシタとして機能するので、IRドロップを防ぐことができる。しかし回路全体のリーク電流が大きくなり、面積オーバーヘッドも大きいことから、使用しなかった。

既存のクロックの伝達方法として、クロックツリーとバッファチェーンがある[8][9]。クロックツリーの回路図を図3に、バッファチェーンの回路図を図4に示す。クロックツリーは、全てのFFにクロックを同時に入力することができる。しかし通常のLSIとは異なり、動的エラー測定回路では大量のFFを用いるため、すべてのFFに同時にクロックが伝達すると瞬時に大量の電流が流れ、IRドロップにより回路が正常に動作しなくなる危険性がある。一方、バッファチェーンを用いて伝達する方法は、クロックの伝達するタイミングがずれるため、瞬時電流を平準化することができる。また、後段のFFからクロック信号が入力されるため、性能ばらつきによるホールド違反が発生しない。しかし、クロックスキューを考慮しなくてはならない。さらにバッファを多段接続し高周波信号を伝達させると、クロックが消滅してしまうため、バッファチェーンの段数が制限される(図5)。

そこで、今回の測定では、バッファチェーンとクロックツリーを組み合わせた図6の回路を用いた。バッファチェーンを用いてFFにクロックが伝わるタイミングをずらすことによって瞬時電流を平準化し、各FFにクロックを伝達する。クロックツリーを用いることでバッファチェーンの段数を減らすことができ、高周波信号を入力しても信号が消失しにくくなる。クロックの入力はFFの後段から行われるため、シフト時にホールド違反は生じない。SPICEを用いたシミュレーションにより求めたクロックツリーと提案方法での消費電力と瞬時電流の値を表1に示す。クロックツリーと比較して提案方法では消費電力が4%ほど増加したものの、瞬時電流を1/3ほどにできる。

### 2.3 発振回路

一般的に、クロック用の発振回路にはPhase Locked Loop(PLL)回路を用いる[10]。しかし、PLLは回路構造が複雑である。今回の測定では、各周波数でのソフトエラーを測定するために、高周波から低周波までの広い範囲で周波数を設定できる回路が必要である。そのため、7つのリングオシレータと分周

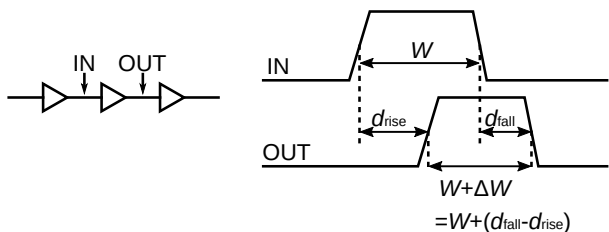


図 5: パルス幅縮小現象

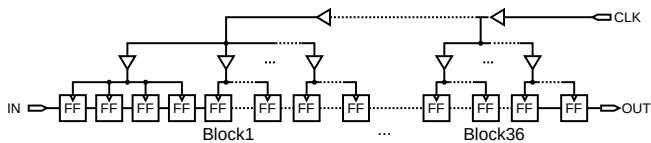


図 6: 実装したクロック伝送回路

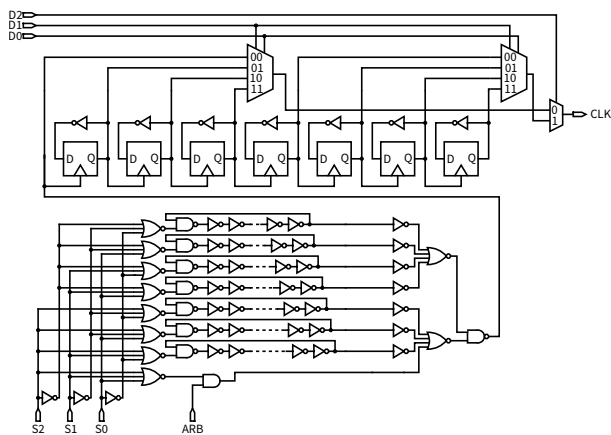


図 7: 実装した発振回路

器を組み合わせた図 7 の回路を搭載した。測定できる周波数は、8.0~1812 MHz までの 56 段階である。出力される周波数は、分周器を用いて出力し、オシロスコープにより測定を行った。

試作したチップは、上記の動的ソフトエラー測定回路を 4600 段階搭載した。クロックツリーは FF128 段分であり、それぞれのクロックツリーを 36 段のバッファチェーンを用いて接続し、クロック伝送回路を作成した。測定チップには、上記の回路を搭載したダイが 4 つ搭載されている。

### 3. α 線照射時の測定方法

前章で説明した回路を搭載したチップを 65 nm Bulk プロセスで試作し、α 線照射による耐性評価を行った。照射時の様子を図 8 に示す。使用した線源は、放射能 3 MBq の <sup>241</sup>Am である。V<sub>DD</sub> は標準電圧の 1.2 V、測定は各周波数で 30 秒、300 回行った。測定手順について説明する。

- (1) α 線源を回路の上に設置する。
- (2) SC=1 にして、測定回路に値を書き込み、SC=0 にして値が保存される状態にして一定時間置いておく。
- (3) 動的ソフトエラー測定の場合は、クロックを動作させたまま、置いておく。
- (4) 測定時間が経過した後、SC=1 にして保持値を読みだし、エラー数を記録する。

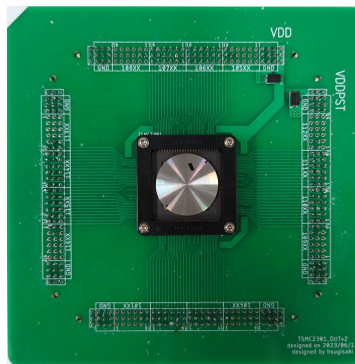


図 8: α 線照射測定時のチップとボード

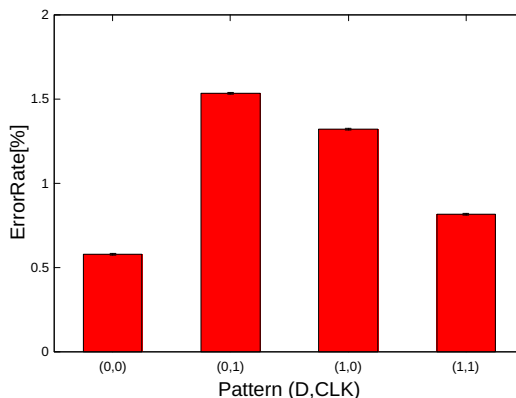


図 9: α 線照射時の静的測定の結果

## 4. α 線照射時の測定結果

### 4.1 静的ソフトエラー測定

クロックを 0 または 1 に固定し、それぞれの場合で入力信号が 0 と 1 の時について、エラー率を測定した。この測定は、通常の静的ソフトエラー測定と同様の測定方法である。クロック伝送回路は、クロックツリーとバッファチェーンを組み合わせた回路となっている。そのため、「1 つのクロックツリーでクロックを伝達している、128 段の FF」を「1 ブロック」とし、そのブロックごとにエラー率を集計した。測定結果が以下の図 9 と図 10 である。図 9 は、クロック信号 CLK や入力信号 D の値ごとのエラー率である。図 10 は、CLK と D が両方 0 の時のブロックごとのエラー率である。測定の結果、ブロックごとに少し異なるエラー率を得た。測定しなおしても同じような値の傾向をとり、ブロック位置に依存性のある結果ではない点から、製造時の個体値の差によるものと考えている。

### 4.2 動的ソフトエラー測定

発振回路を用いて、クロックを測定回路に入力した状態でエラー率を測定した。静的ソフトエラー測定と同じく、ブロックごとにエラー発生率を測定した。今回の回路で測定できる、1812 MHz 時にもクロックが伝達していた 5 ブロックのエラー率の測定結果を図 11 に示す。入力保持値が 0、1 のいずれの場合でも、動作周波数が上がるにつれてエラー率が減少している。動作周波数が 906 MHz の時、静的測定時と比べて、D=0 の条件で約 18% 減少した。D=1 の条件では約 32% エラー率が減少

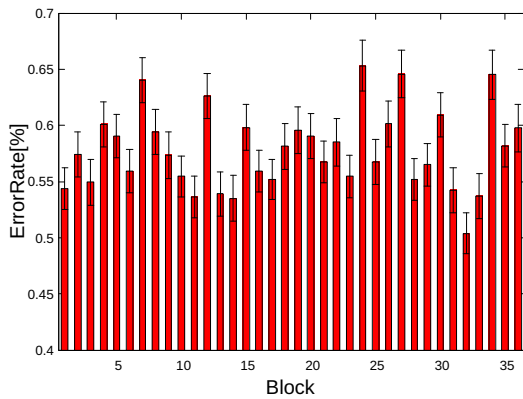


図 10: 信号とクロックの入力が両方 0 の時の各ブロックのソフトエラー率

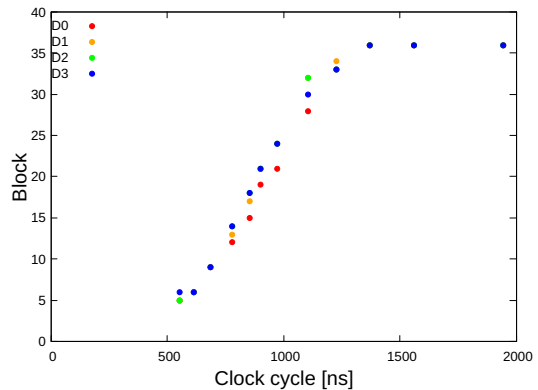


図 13: 各ダイごとのクロック周波数に対する伝達ブロック数

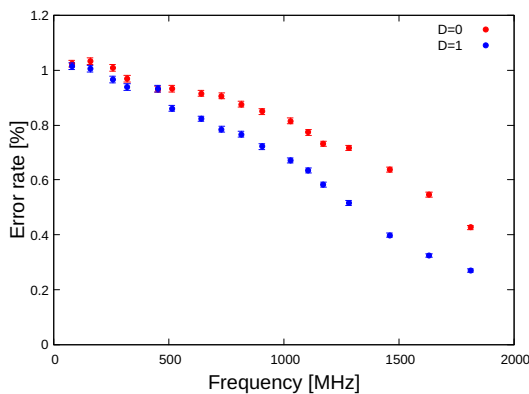


図 11:  $\alpha$  線照射時の 32~36 ブロックまでの動的ソフトエラー率

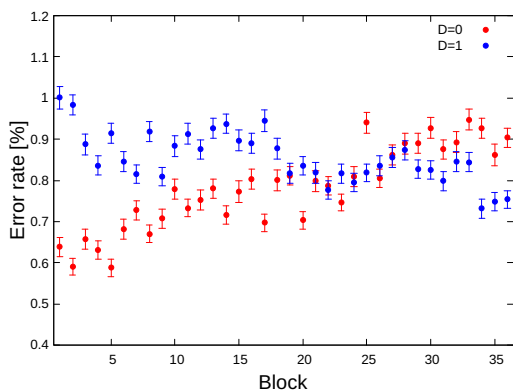


図 12: 730 MHz 時の各ブロックのソフトエラー率

した。クロックの立ち上がり直前の一定時間に発生したエラーは、信号が D に入力されるまでに次のクロックが FF に入力されてしまうため、値が保持されない。動作周波数が向上するにつれて、1 周期に占めるエラーを受け取らない時間の割合が大きくなるため、エラー率が減少すると考えられる。

すべてのブロックにクロックが伝達している 730 MHz 時の各ブロックのエラー率を図 12 に示す。ブロックごとにエラー率が線形に変化している。これは、パルス幅縮小減少によってブロックごとに Duty 比が異なっているためである。

今回の回路に高い周波数のクロック信号を入力すると、クロックが伝達しないブロックがあった。入力したクロックの 1 周期の時間と、伝達したブロック数の関係が次の図 13 である。クロック信号 1 周期の時間が短くなると、信号が伝達するブロック数が線形に減少している。

## 5. 重イオン照射時の測定方法

重イオン照射による耐性評価を行った。測定は、東北大学のサイクロトロン・ラジオアイソトープセンター (CYRIC) で行った。照射したイオンは、Ne と Ar である。 $V_{DD}$  は標準電圧の 1.2 V、測定は各周波数で 30 秒、10 回行った。測定手順について説明する。

- (1) 回路に重イオンが当たるようにボードを設置する。
- (2) 回路に重イオンを照射する。
- (3) 測定回路に値を書き込み、一定時間置いておく。
- (4) 動的ソフトエラー測定の場合は、クロックを動作させたまま置いておく。
- (5) 測定時間が経過した後、保持値を読みだし、エラー数を記録する。

Linear Energy Transfer (LET) とは、荷電粒子が単位距離を通過する際に物質に与えるエネルギーのことである。今回の照射実験で照射したイオンの LET 値は、Ne が  $6.5 \text{ MeV}\cdot\text{cm}^2/\text{mg}$ 、Ar が  $15.8 \text{ MeV}\cdot\text{cm}^2/\text{mg}$  である。

## 6. 重イオン照射時の測定結果

### 6.1 静的ソフトエラー測定

$\alpha$  線照射時と同じく、クロックを 0 または 1 に固定し、それぞれの場合で入力信号が 0 と 1 の時について、エラー率を測定した。次の図 14 は Ar 照射時の測定結果、次の図 15 は Ne 照射時の測定結果である。概ね  $\alpha$  線照射時と同様の結果を得られた。

### 6.2 動的ソフトエラー測定

発振回路を用いて、クロックを測定回路に入力した状態でエラー率を測定した。 $\alpha$  線照射時と比較するために、32~36 ブロックの 5 ブロックの結果を求めた。次の図 16 は Ar 照射時の測定結果、次の図 17 は Ne 照射時の測定結果である。

$\alpha$  線照射時と異なり、Ar 照射時は動作周波数が上がってもエ

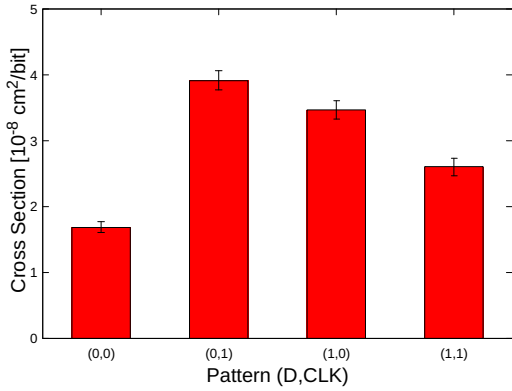


図 14: Ar 照射時の静的測定の結果

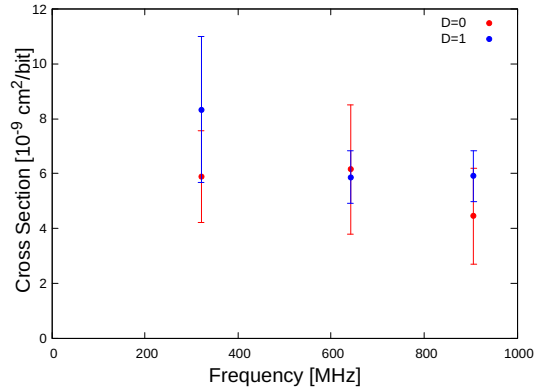


図 17: Ne 照射時の 32~36 ブロックまでの動的ソフトエラー率

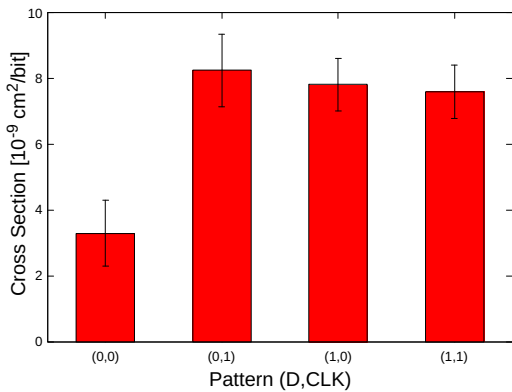


図 15: Ne 照射時の静的測定の結果

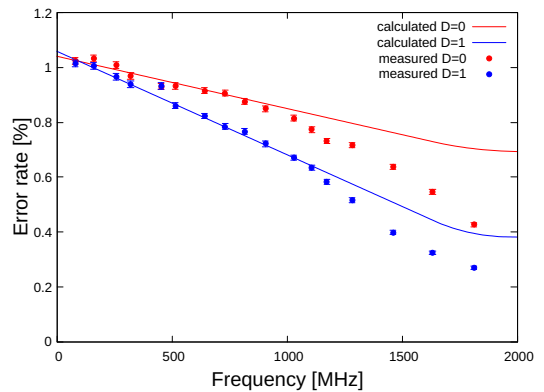


図 18:  $\alpha$  線照射時の計算で求めた SEU と実測値の比較

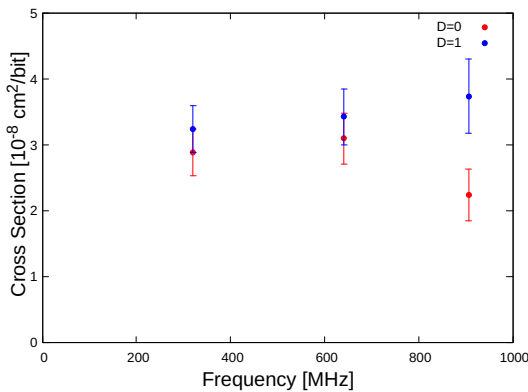


図 16: Ar 照射時の 32~36 ブロックまでの動的ソフトエラー率

ラー率がほとんど変化しなかった。これは、 $\alpha$  線照射時と異なり、LET が高いため、SEU は減少した分 SET が増加したためだと考えられる。

## 7. 考 察

上記の結果だけでは、SET と SEU を分離することができない。そのため、静的ソフトエラー測定時の値から SEU のエラー率を導出し、比較することで SET のエラー率を導出する。D=0 の時の SEU の導出について考える。CLK=0 のときは、静的測定の D0C0 時と同じエラーが発生し、CLK=1 のときは、D0C1 時と同じエラーが発生する。つまり、FF に入力されるクロッ

ク信号の Duty 比がわかれば、SEU によるエラー率が求まる。今回の回路ではパルス幅縮小現象 (図 5) によって Duty 比が変化することや、測定回路内の遅延時間も考慮しなければならない。これは、クロックの立ち上がり直前の一定時間に発生したエラーは、信号が D に入力されるまでに次のクロックが FF に入力されてしまうため、値が保持されないからである。クロック幅が一定値よりも小さくなると急激に Duty 比が消失することも考慮に入れる必要がある。今回の回路では、1 段あたりのパルス幅縮小幅は、図 13 のブロックごとのエラー率の変化から、約 11 ps と求めることができる。SPICE シミュレーションにより、測定回路内の Q-D の遅延時間は約 300 ps となった。上記の値を用いて、SEU を計算値で求めると図 18~20 のようになる。

$\alpha$  線照射時の場合、1 GHz までの範囲では概ね計算値と一致している。しかし、1 GHz を超えると、計算値から大きくずれる。今回の回路では、リングオシレータと分周器を用いて発振回路を作成している。1 GHz を超える周波数では、分周器を通さず、直接リングオシレータの信号をクロックとして入力している。そのため、1 GHz を超える周波数では、発振回路内部のインバータなどでパルス幅縮小現象がおきた後の信号が分周器を通さずクロックとして出力されている。入力しているクロック信号の Duty 比が 0.5 になっていないため、エラー率が計算値とずれていると考えている。1 GHz 以下の実測値と、SEU の計算値が一致していることから、今回の回路では SET はほとんど



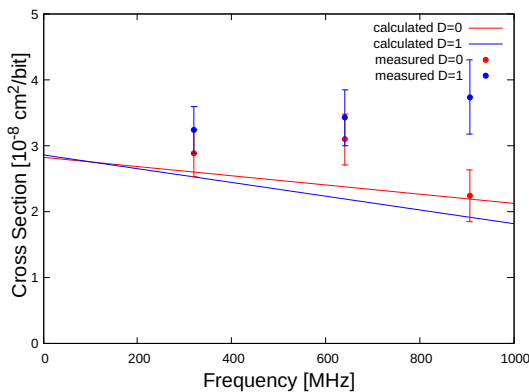


図 19: Ar 照射時の計算で求めた SEU と実測値の比較

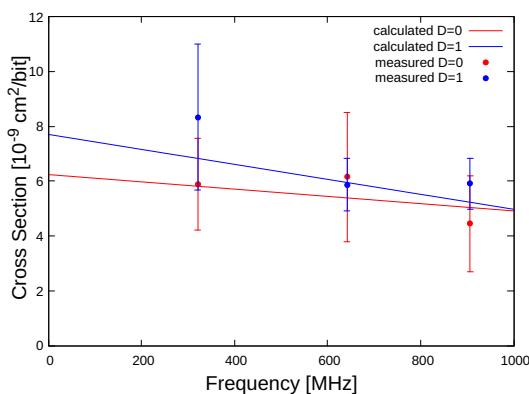


図 20: Ne 照射時の計算で求めた SEU と実測値の比較

発生していないことがわかる。今回の実験で使用した  $\alpha$  線のエネルギーが低く、照射で生じる SET パルスの幅が小さいことが原因と考えられる。

Ar 照射時は、動作周波数が増えるにつれて計算値からずれている。これは、 $\alpha$  線照射時と異なり、SET が無視できない量発生していることが原因である。906 MHz の場合、Ar 照射時はソフトエラー全体の 3 割程度が SET と考えられる。

## 8. まとめ

スキャン型 FF とインバータを用いたソフトエラー評価回路を作成し、周波数ごとのソフトエラー率を  $\alpha$  線と重イオンの照射実験で評価した。 $\alpha$  線照射では、SET によるエラーはほぼ発生しなかった。今回の回路では、SEU は動作周波数が 906 MHz の時、静的測定時と比べて、D=0 の条件で約 18 %、D=1 の条件で約 32 % エラー率が減少した。Ar 照射時では、動作周波数を上げてソフトエラー率はあまり変化しなかった。これは、 $\alpha$  線照射時と異なり、動作周波数が増えるにつれて SEU は減少するが、その分 SET が増加したためだと考えられる。906 MHz の場合、Ar 照射時はソフトエラー全体の 3 割程度が SET と考えられる。

SEU は組み合わせ回路の遅延時間に大きく影響を受ける。動作周波数が増えると、SEU は線形に減少するため、静的ソフトエラー測定時の値より回路動作時のエラー率は小さくなる。 $\alpha$  線照射の場合、組み合わせ回路を大量に使用しない回路であ

れば、SET の影響はほぼ考えなくてもよい。しかし、Ar などのエネルギーの高い粒子では、SET の影響を考える必要がある。

つまり、地上向け半導体では SET よりも回路の遅延時間による SEU の減少の方が影響が大きい。宇宙向けの半導体では、SET について考慮する必要がある。

## 謝 辞

本研究におけるテストチップの試作は東京大学 VDEC 活動を通して、日本シノプシス合同会社、日本ケイデンス・デザイン・システムズ社、シーメンス EDA ジャパン株式会社の協力のもと行われたものである。

## 文 献

- [1] R. Baumann, "The impact of technology scaling on soft error rate performance and limits to the efficacy of error correction," in Digest. International Electron Devices Meeting, 2002, pp. 329-332.
- [2] R. Baumann, "Soft errors in advanced computer systems," in IEEE Design & Test of Computers, vol. 22, no. 3, pp. 258-266, May-June 2005
- [3] N. N. Mahatme, I. Chatterjee, B. L. Bhuva, J. Ahlbin, L. W. Massengill and R. Shuler, "Analysis of soft error rates in combinational and sequential logic and implications of hardening for advanced technologies," 2010 IEEE International Reliability Physics Symposium, 2010, pp. 1031-1035
- [4] M. Ebara, K. Yamada, K. Kojima, J. Furuta and K. Kobayashi, "Process Dependence of Soft Errors Induced by Alpha Particles, Heavy Ions, and High Energy Neutrons on
- [5] H. Sugisaki, R. Nakajima, S. Sugitani, J. Furuta, and K. Kobayashi, "Frequency Dependency of Soft Error Rates Based on Dynamic Soft Error Measurements," International Conference on IC Design and Technology, 2023 Flip Flops in FDSOI," in IEEE Journal of the Electron Devices Society, vol. 7, pp. 817-824, 2019
- [6] B. Nagesh and B. S. N. Chandra, "Design of Efficient Scan Flip-Flop," 2021 International Conference on Recent Trends on Electronics, Information, Communication & Technology (RTEICT), 2021, pp. 146-150
- [7] Haihua Su, S. S. Sapatnekar and S. R. Nassif, "Optimal decoupling capacitor sizing and placement for standard-cell layout designs," in IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, vol. 22, no. 4, pp. 428-436, April 2003
- [8] S. Ganguly and S. Hojat, "Clock distribution design and verification for PowerPC microprocessors," Proceedings of IEEE International Conference on Computer Aided Design (ICCAD), 1995, pp. 58-61
- [9] J. Furuta, C. Hamanaka, K. Kobayashi and H. Onodera, "Measurement of neutron-induced SET pulse width using propagation-induced pulse shrinking," 2011 International Reliability Physics Symposium, 2011, pp. 5B.2.1-5B.2.5
- [10] T. Olsson and P. Nilsson, "A digitally controlled PLL for SoC applications," in IEEE Journal of Solid-State Circuits, vol. 39, no. 5, pp. 751-760, May 2004