リングオシレータの発振周波数測定から求めたアンテナ ダメージによる初期および経年劣化評価

岸田 亮 大島 梓 籔内 美智太郎 小林 和淑 京都工芸繊維大学 工芸科学研究科 電子システム工学専攻

概要 近年の集積回路の微細化により、アンテナダメージによる信頼性の低下が懸念されている。本稿では 65 nm SOTB (Silicon On Thin BOX) プロセスで試作したリングオシレータにおいて、発振経路の 1ヶ所のみにアンテナを接続した回路で発振周波数を測定する。アンテナとなる配線をドレインへ先につなげることにより、基板へ電荷が流れ出るためアンテナダメージが緩和される。初期周波数はアンテナダメージを受ける構造に比べて 0.51 %以上異なり、シミュレーションでしきい値電圧変動量に換算すると約20 mV 異なることを明らかにした。初期周波数はアンテナダメージに影響されるが、長期の劣化率にアンテナダメージは影響しない。

Evaluations of Initial and Long-Term Degradation Caused by Plasma Induced Damage from Measuring Frequencies on Ring Oscillators

Ryo Kishida Azusa Oshima Michitarou Yabuuchi Kazutoshi Kobayashi Department of Electronics, Graduate School of Science and Technology, Kyoto Institute of Technology

Abstract Degradation of reliability caused by plasma induced damage (PID) has become a significant concern with miniaturizing a device size. In this paper, we measure frequencies of ring oscillators with an antenna structure on one stage. We fabricated the ring oscillators in a 65 nm SOTB (Silicon On Thin BOX) process. PID is relieved by connecting an antenna to a drain because electric charge flow to a substrate. The difference of initial frequencies is more than 0.51 % between structures which cause and relieve PID. The difference is converted to 20 mV threshold voltage degradation. Initial frequencies are affected by PID but there is no effect of PID in a long-term degradation mainly caused by bias temperature instability (BTI).

1 序論

近年の集積回路の微細化により、アンテナダメージによる素子特性の劣化が報告されている [1]. MOSFET を製造する際、金属配線に蓄積した電荷がMOSFET のゲート部分に接続され、ゲート酸化膜がダメージを受ける。このダメージをアンテナダメージと呼ぶ、アンテナダメージによってしきい値電圧の増加やゲートリーク電流の増加などの特性劣化が起こり、最悪の場合ゲート酸化膜が破壊されて動作しなくなる [2]. アンテナダメージは歩留まりの悪化や信頼性の低下につながるため、アンテナダメージの影響を調べることが重要となっている.

本稿では11段リングオシレータにおいて発振経路の1ヶ所のみにアンテナを接続した回路で発振周波数を測定する。アンテナの大きさとアンテナの接続構造の違いによるアンテナダメージの影響を検証する。本稿の構成を述べる。2節でアンテナについて述べる。3節ではアンテナダメージの影響を調べるために製造した回路構造を述べる。4節で測定結果を

2 アンテナ

2.1 アンテナの概要

アンテナとは、製造工程で電荷がたまった金属配線のことである [1]. MOSFET を製造する際、エッチングやスパッタリングでプラズマ加工を行うため、プラズマによる電荷が金属配線に蓄積する [3]. 金属配線を加工する工程以外でも、配線層上層の絶縁膜を加工する工程でアンテナが作られる. 絶縁膜の摩擦による帯電によって金属配線に電荷がたまる. 近年の銅配線では絶縁膜の薄膜化により、帯電による影響が大きくなっていると考えられる.

2.2 アンテナによる影響

図1のようにアンテナが MOSFET のゲート (G) に接続されると、ゲートから酸化膜に電荷が流れこみ、酸化膜がダメージを受ける。このダメージをアンテナダメージと呼ぶ。アンテナダメージによって酸化膜に欠陥が作られ、素子特性に悪影響をもたらす原因となる。

示し、最後に5節で結論を述べる.

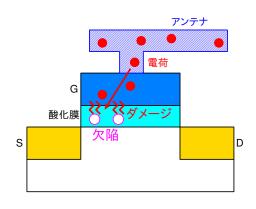


図 1: アンテナによるゲート酸化膜へのダメージ

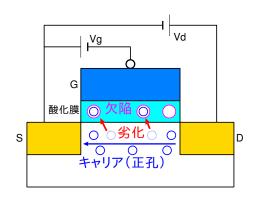


図 2: トラップ・デトラップモデルによるしきい値電 圧劣化を表した MOSFET 断面の模式図

最悪の場合、ゲート酸化膜が壊れて MOSFET として動作しなくなる。壊れなかったとしても、アンテナダメージによってしきい値電圧の劣化や特性ばらつき変動の原因となる。理由としてトラップ・デトラップモデルが考えられている [4]. トラップ・デトラップモデルはゲート酸化膜の欠陥がチャネルを流れるキャリアを捕獲することでしきい値電圧が劣化(増加)するという理論である。図 2 にトラップ・デトラップモデルによるしきい値電圧劣化を表した MOSFET 断面の模式図を示す。トラップ・デトラップモデルは経年劣化現象の 1 つである BTI (Bias Temperature Instability [5,6]) の原因としても考えられている。

2.3 アンテナ比

アンテナ比は(アンテナ面積 / ゲート面積)で表され、アンテナダメージの大きさを表す。アンテナ面積は側壁面積を用いる場合もあるが、ここでは試作プロセスの設計ルールに従い、アンテナ面積とゲート面積に底面積を用いる。アンテナ面積が大きいほど、アンテナにたまる電荷が多くなるため、アンテナダメージが大きくなる。アンテナをゲートに接続

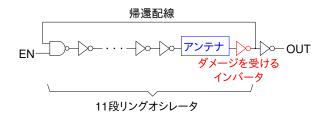


図 3: アンテナの影響を調べる測定回路構造

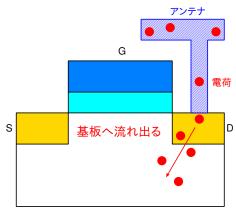
するとアンテナダメージを受けるが、ゲートに接続 する前にドレインに接続することでダメージを緩和 できる.アンテナにたまった電荷がドレインを通じ て基板に流れ出ていくからである.

3 測定回路

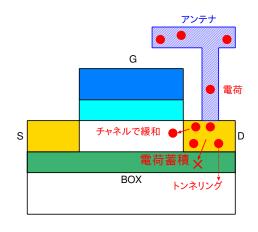
アンテナダメージの影響を調べるために、11 段リングオシレータにおいて発振経路の 1ヶ所のみにアンテナを接続した回路で発振周波数を測定する. アンテナダメージによってしきい値が増加し、発振周波数が低下することを確認する. 図3に測定する 11 段のリングオシレータの回路構造を示す. 試作した回路構造の違いについて以下で述べる.

3.1 SOTB

SOTB (Silicon On Thin BOX) は SOI (Silicon On Insulator) の一種で、通常のバルク構造に BOX 層 (Buried OXide) と呼ばれる埋め込み絶縁膜をドレイ ン・ソース直下に入れている [7]. SOI は部分空乏 型 (PD-SOI, Partially Depleted SOI) と完全空乏型 (FD-SOI, Fully Depleted SOI) に分類される、部分 空乏型は SOI 層が厚くチャネルが部分的に空乏化し ているが、完全空乏型は SOI 層が薄くチャネルが完 全に空乏化している. そのため, チャネル部分に追 加で不純物ドーピングの必要がなくなり不純物ばら つきを抑制できる. SOTB は SOI 層が 12 nm と薄い ため完全空乏型の SOI であり、BOX 層が約 10 nm 以下と非常に薄いことが特徴である、SOTBのBOX 層によってソース・ドレインと基板間の接合容量や, 基板への漏れ電流が小さくなるので、BOX 層のない 通常のバルク構造に比べて低消費電力での動作や高 速動作が可能である.しかし、基板が高価であるこ とが欠点の1つである. ドレインによるアンテナダ メージの緩和ができないことも欠点である. アンテ ナをドレインに接続したときの MOSFET 断面を図 4に示す. バルク構造では図4(a)のようにドレイン を通じて基板に電荷が流れ出ていく. SOTB では図 4(b) のようにドレインと基板の間に絶縁層があるた



(a) バルク: 基板へ電荷が流れ出ていく



(b)SOTB: BOX 層によりドレインに電荷が蓄積される

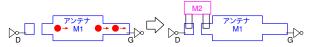
図 4: バルクと SOTB によるアンテナダメージ緩和 の違い

め、電荷が基板に流れ出ない。そのためドレインによる緩和ができずにダメージを受ける可能性がある。しかし、チャネル部分でも緩和は可能であり、BOX層が10 nm 以下なのでトンネリングによって電荷が基板に流れ出る[8].

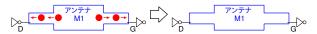
3.2 アンテナ接続構造

図 5 のようなアンテナの接続構造を作る。接続構造の名前はアンテナ (A) が MOSFET のどの部分に接続しているかを表している。 ゲート (G) に接続していれば AG, ゲートとドレイン両方に接続していれば ADG, ドレイン (D) に接続していれば AD とする.

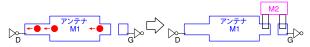
M1 および M2 はどちらも金属配線のことであるが、M1 のほうが M2 より先に作られる点で異なる. (a) の AG はプロセス工程の M1 を加工している途中でゲートがダメージを受け続ける. (b) の ADG はゲートにダメージは受けるものの、ドレインにより



(a) AG 接続構造:電荷がゲートへ流れてダメージ大



(b) ADG 接続構造:電荷がゲートとドレインの両方 に流れてダメージ緩和



(c) AD 接続構造:電荷がドレインへ流れ出てダメージ最小

図 5: アンテナ接続構造

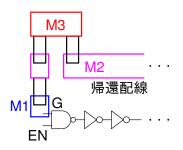


図 6: 帰還配線の接続構造

アンテナダメージが緩和されるので, AG ほど大きなダメージはない. (c) の AD は最もダメージを受けにくい構造である. M1 を加工している途中ではドレインを通じて基板に電荷が流れ出て行き, ゲートはダメージを受けないからである.

SOTB における (b) と (c) では, (a) と同じ程度の ダメージを受ける可能性がある. SOTB はドレイン と基板の間に絶縁層がある構造で,電荷が基板に流れ出ない. そのためドレインによる緩和ができず,ダメージを受ける可能性がある.

帰還配線によってもアンテナダメージを受ける可能性があるため、図6のように帰還配線とゲートとの間をM3でつなぐ、帰還配線をM2で構成しており、帰還配線にたまる電荷をドレインに流すためにM3を用いる、M3でつなぐ場所はゲートと同じ場所にする、ゲートから離れたところでつなげると、M3とゲートとをつなぐ配線によってダメージを受けるからである。

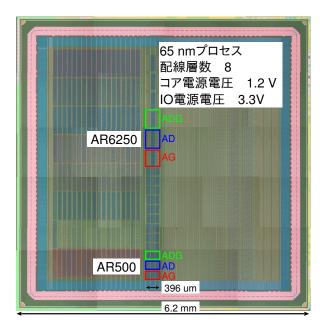


図 7: 製造したチップ写真

3.3 アンテナ比

アンテナ比は 500 と 6250 の 2 種類とする. 500 は アンテナルールの限界値である。アンテナルールと は MOSFET を製造するときに守らなければならな いアンテナ比に基づいた規則である. アンテナルー ルによると図 5(c) の ADG 接続構造において、アン テナダメージは式(1)によって緩和される.

$$\max(1/((D_p + v_1) \times v_2 + v_3), v_4) \tag{1}$$

D_n はゲートにダメージを与えるアンテナと接続し ているドレインの面積であり、 $(v_1, v_2, v_3, v_4) =$ (0, 32, 8, 0.025) である. 計算すると 0.0797 となり, 約0.08倍にアンテナルールが緩和されることになる. ADG 接続構造で緩和されてアンテナダメージをアン テナ比が 500 と同じにするには 500/0.08 = 6250 と なる. アンテナ比 6250 で ADG 接続構造にしたとき. アンテナダメージはアンテナ比 500 と同じになるは ずである.

アンテナ比が 6250 のものはアンテナに M1 だけで なく、M2とM3を使って3層構造にしている。M1 だけでアンテナを作るとセル幅が大きすぎて実装す る面積に載せられないからである。アンテナに M3 まで使うので、帰還配線に M4 を使用している. そ のため、帰還配線とゲートとの間は M5 でつなげる. M5のつなげる場所や面積は先程 3.2 節で述べた M3 と同じである.

にアンテナダメージを評価する回路を配置している.

結果 4

3節で説明した各構造において作成した回路で発 振周波数を測定した結果を示す. 同じ構造のリング オシレータ 98 個の平均値を用いている. 電源電圧は 1.2 V, 温度は恒温装置を用いて80°Cとして測定す る. 基板リバースバイアスは 1.4 V 印加する. 基板 リバースバイアスを印加しないと時間経過とともに リーク電流が増加し,発振周波数に影響するからで ある.

初期発振周波数の変動 4.1

アンテナダメージによって初期発振周波数が減少 することを確認する.しかし、アンテナの接続構造の 違いで配線の抵抗や容量の付き方が異なるため、各 構造でダメージを受けないときの発振周波数が異な る. そこで、シミュレーションによりアンテナダメー ジを受けないときの発振周波数と測定値を比較する.

4.1.1 シミュレーション

作製した各回路のレイアウトから LPE (Layout Parameter Extraction) により RC 抽出を行う. LPE と はレイアウトをもとに配線の抵抗や容量をパラメー タとして求めることである. RC 抽出によって得られ るネットリストを用いてシミュレーションを行う. 配 線は導体といっても抵抗が存在し、他の配線や基板 との容量も存在する. 抵抗と容量は動作速度や遅延 時間に影響を与える. 抵抗と容量を考慮することで アンテナダメージがないときの発振周波数をシミュ レーションで求められる.

4.1.2 シミュレーション値と測定値との比較

AG 接続構造を基準に AD および ADG 接続構造 の発振周波数がどの程度ずれているかを式(2)に従っ て計算する.

$$FR_{AG} = \frac{F - F_{AG}}{F_{AG}} \times 100 \tag{2}$$

FRAG は AG 接続構造を基準とした発振周波数比 率, F は比較する構造での発振周波数, FAG は基準 とする AG 接続構造の発振周波数である. 横軸をシ ミュレーションの発振周波数比率、縦軸を測定値の 発振周波数比率としてグラフにしたものを図8,9に 示す. それぞれアンテナ比500, アンテナ比6250の 製造したチップ写真を図7に示す. チップの中央 結果である. 赤い線より上にあるほど, シミュレー ション値より測定値が大きい、 すなわちアンテナダ メージが緩和されていることを表す.

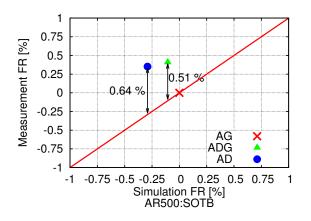


図 8: アンテナ比 500 におけるシミュレーションと測定値との比較

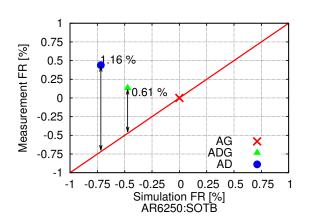


図 9: アンテナ比 6250 におけるシミュレーションと 測定値との比較

アンテナ比 500 では AD が 0.64 %, ADG が 0.51 % ダメージを緩和している. これをシミュレーションによってしきい値電圧に換算すると約 20 mV の変動量となる. アンテナ比 6250 では ADG が 0.61 %ダメージを緩和しているため, アンテナ比 500 と同じ程度の緩和量である. AD は 1.16 % ダメージを緩和している. アンテナ比が大きくなると, AD ではダメージをより緩和できる. これらの結果からアンテナとなる配線をドレインへ先につなげることにより,アンテナダメージが緩和されることが分かる. SOTBは BOX 層があってもチャネル部分や 10 nm 以下のBOX 層をトンネリングすることにより,電荷がドレインに蓄積することなくアンテナダメージを緩和することができる.

表 1: 経年劣化測定における近似直線のフィッティングパラメータ a

	AG	ADG	AD
アンテナ比 500	0.0451	0.0470	0.0485
アンテナ比 6250	0.0484	0.0490	0.0461

4.2 経年劣化

アンテナ比 500, 6250 での経年劣化測定結果をそれぞれ図 10, 11 に示す. 横軸はストレス時間, 縦軸は発振周波数劣化率である. リングオシレータの EN端子を 0 に固定することでストレスを与え続け,各測定点において EN端子を 1 にすることで発振させて発振周波数を測定する. EN端子を 1 にする時間は 16 μ s のみであるため,BTI のような静止時のストレスが支配的となる. 縦軸の発振周波数比率(Frequency Degradation)は式 (3)で計算する. F_0 は測定時間 t=0 s での初期発振周波数,F(t) は各時刻t での発振周波数である. グラフの点が各測定点での発振周波数比率であり,直線はそれらを式 (4)でフィッティング(近似)した結果である.

Frequency Degradation =
$$\frac{F_0 - F(t)}{F_0} \times 100$$
 (3)

$$f(t) = a\log(t) + b \tag{4}$$

a, bはフィッティングパラメータであり、aの値が大きいほど、より劣化することを表す。表 1 に経年劣化測定で得られたフィッティングパラメータ a の値を示す。

グラフおよび表からわかるように、接続構造による経年劣化の違いは見られない。 AG が最も劣化すると考えられるが、アンテナ比 500 と 6250 のどちらも a の値は最大ではない。 つまり、アンテナダメージによって経年劣化は増大しないと言える。

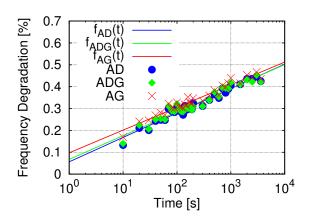


図 10: アンテナ比 500 における経年劣化測定結果

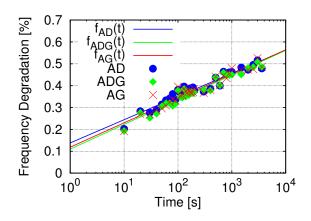


図 11: アンテナ比 6250 における経年劣化測定結果

5 結論

アンテナダメージの影響を検証するために、65 nmの SOTB プロセスで発振経路の1ヶ所のみにアンテナを接続した11段リングオシレータにおいて回路を試作して発振周波数を測定した。アンテナ比および接続構造を変えて、初期周波数と経年劣化がアンテナダメージによって違いが出るかを調べた。アンテナをドレインへ先につなげることで、初期発振周波数では0.51%以上ダメージを緩和することがわかった。SOTBはBOX層があってもアンテナダメージを緩和することができる。経年劣化を測定すると、アンテナ接続構造によって発振周波数劣化率に違いは見られなかった。アンテナダメージは長期の劣化率に影響しないと言える。

謝辞

本研究は METI, NEDO 委託先である LEAP の「低炭素社会を実現する超低電圧デバイスプロジェク

ト」において共同実施された.本研究に用いた TEG 設計は東京大学大規模集積システム設計教育センターを通して行われ,シノプシス株式会社,日本ケイデンス株式会社とメンターグラフィクス株式会社の協力で行われたものである.

参考文献

- A.C.Mocuta, T.B.Hook, A.I.Chou, T.Wagner, A.K.Stamper, M.Khare, and J.P.Gambino, "Plasma Charging Damage in SOI Technology", American Vacuum Society, (2001), pp. 104–107.
- [2] F. L. Chow and A. Chin, "Failure Analysis on Plasma Charging Induced Damage Due to Effect of Circuit Layout & Device Structure Marginality", IPFA, (2012), pp. 1–5.
- [3] S. Samukawa, "Plasma-Induced Damage and Its Control in Plasma Etching Processes", *ICI-CDT*, (2007), pp. 1–4.
- [4] B. Kaczer, S. Mahato, V.V. de Almeida Camargo, M. Toledano-Luque, P.J. Roussel, T. Grasser, F. Catthoor, P. Dobrovolny, P. Zuber, G. Wirth, and G. Groeseneken, "Atomistic Approach to Variability of Bias-Temperature Instability in Circuit Simulations", IRPS, (2011), pp. XT.3.1–XT.3.5.
- [5] V. Huard, C. Parthasarathy, C. Guerin, T. Valentin, E. Pion, M. Mammasse, N. Planes, and L. Camus, "NBTI Degradation: From Transistor to SRAM Arrays", *IRPS*, (2008), pp. 289– 300.
- [6] H. Reisinger, "NBTI: Recent Findings and Controversial Topics", IRPS, (2011), Monday Tutorial Presentations.
- [7] R. Tsuchiya, M. Horiuchi, S. Kimura, M. Yamaoka, T. Kawahara, S. Maegawa, T. Ipposhi, Y. Ohji, and H. Matsuoka, "Silicon on Thin BOX: A New Paradigm of The CMOSFET for Low-Power High-Performance Application Featuring Wide-Range Back-Bias Control", IEDM, (2004), pp. 631–634.
- [8] T. Hori, "Gate Dielectrics and MOS ULSIs: Principles, Technologies, and Applications", Springer series in electronics and photonics, (1997).