

高井研究室の紹介

～誰も思いつかない回路の自動設計～

電気電子工学系 教授 高井伸和

2023年4月3日（月）

工学とは？

人類は無知であることを認めたことが科学の始まり

真理を突き止めるのが**理学**

それをエンジニアリングで社会に還元し、人々の生活を豊かにするのが**工学**

工学では様々な道具を利用する

道具とは？→「数学」「物理」「化学」「アルゴリズム」など

例

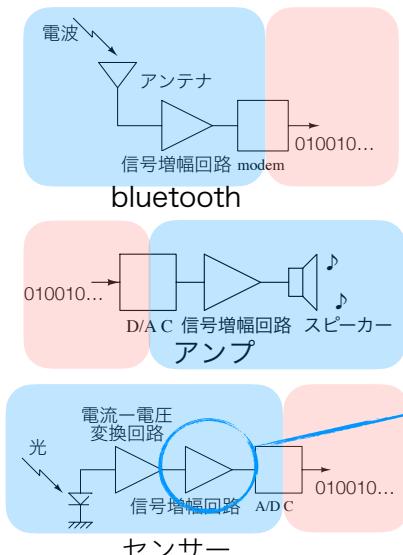
円の面積や円周の求め方を考えるのは**理学**

その考え方を使って車輪を作るのが**工学**

(車輪があればものが楽に運べる。そのためには円の面積や円周の求め方が必要)

アナログ集積回路設計

アナログ信号って何？ 回路設計って？



アナログ信号：連続に変化する信号
我々の身の回りにある信号

デジタル信号：0と1で表現された信号
計算機で処理可能な信号

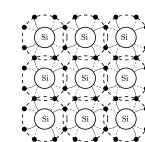
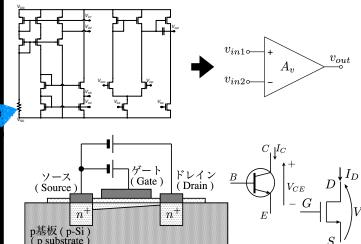
増幅回路：信号処理回路の基本回路

人工知能で計算機にアナログ集積回路を自動で設計させる！



PC, iPhoneなどなど

ADC, DAC, PLL など



人工知能を用いた回路設計の現状

AIが半導体の「設計者」に Google、回路配置100倍早く

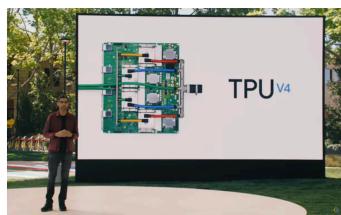
AI + フローチャート

2021年12月9日 2:00 (有料会員限定)

保存



人工知能（AI）が半導体設計に革新をもたらし始めた。米グーグルは中核の回路配置工程にかかる時間を従来より100倍早くし、資源も開発費の抑制につながる。カギを握るのは、AI自身が自分で描いて「職人」を注釈する目をもつける「強化学習」と呼ぶ技術だ。物流などの分野でも導入が広がりつつあり、生産性の大幅向上が期待される。



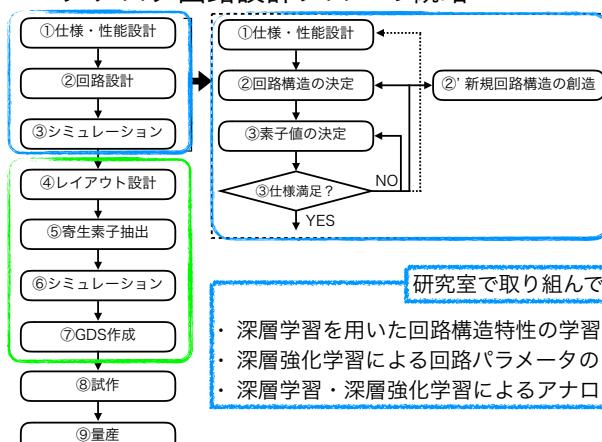
グーグルは半導体設計に力を入れている（写真は今月に開催したイベント）

設計者の労力を何千時間も節約できる可能性がある——。グーグルの研究グループは6月、AIを用いた半導体回路の設計手法を英科学誌ネイチャーに発表した。演算性能や消費電力、チップの大きさなどについて、人間の設計者が数ヶ月かけたものと同等以上の回路配置を6時間以内に生成できるという。

半導体の設計は高度で複雑だ。指先にのるサイズのチップ上に大量の論理回路を集積し、配置パターンは10の2500乗以上、つまり1個の数で2500個以上並ぶほどになる。天文学的な数の組み合わせの中から最適な設計を導く必要がある。

そこで力を抜くのが、AIが成功と失敗を重ねて性能を高めていく強化学習だ。AIはすでに「強化学習」と呼ぶ手法を中心とする業務効率化などに役立っているが、最大の課題から最適解を導く計算は難易度が高い。強化学習はそうした複雑な課題の克服に道を開くと期待を集めている。

アナログ回路設計フローの概略



研究室で取り組んでいる研究

- 深層学習を用いた回路構造特性の学習 (①→②)
- 深層強化学習による回路パラメータの自動設計 (③)
- 深層学習・深層強化学習によるアナログ回路構造の自動合成 (②')

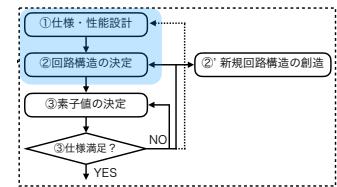
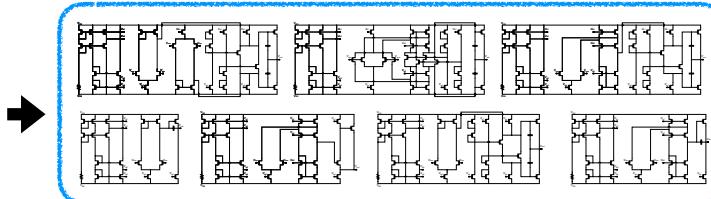
設計者の労力を何千時間も節約できる可能性がある——。グーグルの研究グループは6月、AIを用いた半導体回路の設計手法を英科学誌ネイチャーに発表した。演算性能や消費電力、チップの大きさなどについて、人間の設計者が数ヶ月かけたものと同等以上の回路配置を6時間以内に生成できるという。

アナログ集積回路の自動設計 (①→②)

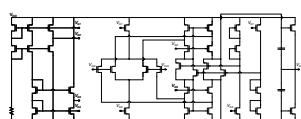
知識・経験・勘を駆使して最高の回路を作る

演算増幅器の仕様

特性	最低要件
消費電力 (PC) [W]	100mW以下
直流利得 (DC Gain) [dB]	45dB以上
位相余裕 (PM) [°]	45°以上
利得帯域幅積 (GBW) [Hz]	1MHz以上
スルーレート (SR) [V/s]	0.1V/s以上
全高調波歪 (THD) [%]	1%以下
同相除去比 (CMRR) [dB]	40dB以上
電源電圧変動除去比 (PSRR) [dB]	40dB以上
出力電圧範囲 (OVR) [%]	5%以上
同相入力範囲 (CMIR) [%]	5%以上
占有面積 (Area) [mm ²]	1mm ² 以下
出力抵抗 (OR) [Ω]	要件無し
入力換算雑音 (IRN) [V/Hz]	要件無し



↓ 熟練の設計者は過去の経験・知識から適切な回路を選択



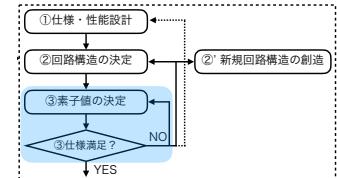
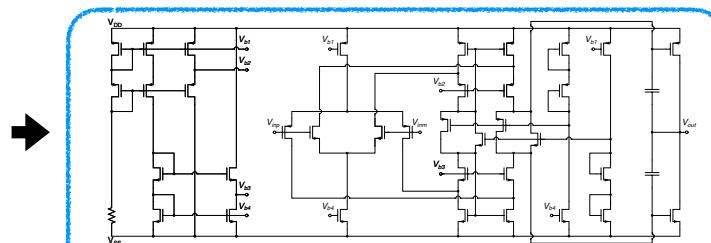
人工知能で学習し計算機が適切な回路選択を可能に！（特許出願中）

アナログ集積回路の自動設計 (③)

決定した回路パラメータの自動設計

演算増幅器の仕様

特性	最低要件
消費電力 (PC) [W]	100mW以下
直流利得 (DC Gain) [dB]	45dB以上
位相余裕 (PM) [°]	45°以上
利得帯域幅積 (GBW) [Hz]	1MHz以上
スルーレート (SR) [V/s]	0.1V/s以上
全高調波歪 (THD) [%]	1%以下
同相除去比 (CMRR) [dB]	40dB以上
電源電圧変動除去比 (PSRR) [dB]	40dB以上
出力電圧範囲 (OVR) [%]	5%以上
同相入力範囲 (CMIR) [%]	5%以上
占有面積 (Area) [mm ²]	1mm ² 以下
出力抵抗 (OR) [Ω]	要件無し
入力換算雑音 (IRN) [V/Hz]	要件無し



回路が決まったら回路パラメータを決定
電流は？トランジスタのサイズは？電圧は？

深層強化学習で計算機が適切なパラメータを自動設計！（特許出願中）

アナログ集積回路の自動合成

誰も思いつかない回路を計算機で自動合成

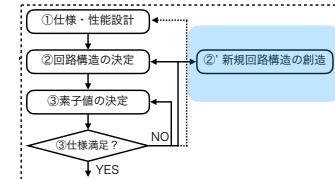
演算増幅器の仕様

特性	最低要件
消費電力 (PC) [W]	100mW以下
直流利得 (DC Gain) [dB]	45dB以上
位相余裕 (PM) [°]	45°以上
利得帯域幅積 (GBW) [Hz]	1MHz以上
スルーレート (SR) [V/s]	0.1V/s以上
全高調波歪 (THD) [%]	1%以下
同相除去比 (CMRR) [dB]	40dB以上
電源電圧変動除去比 (PSRR) [dB]	40dB以上
出力電圧範囲 (OVR) [%]	5%以上
同相入力範囲 (CMIR) [%]	5%以上
占有面積 (Area) [mm ²]	1mm ² 以下
出力抵抗 (OR) [Ω]	要件無し
入力換算雑音 (IRN) [V/Hz]	要件無し

計算機に新たな回路構造を自動で
設計させるチャレンジングな研究

JST A-STEP (国からの大型予算) のもと
企業と共同で研究に取り組み

2年後の完成、4年後の商品化を目指す

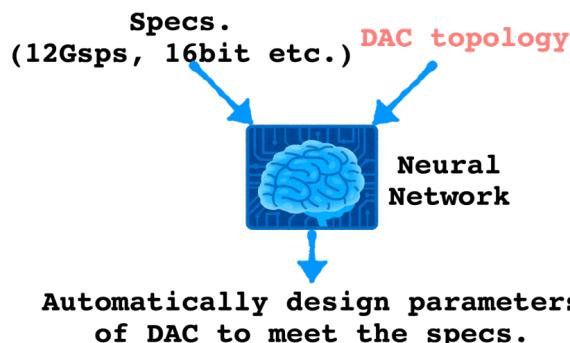


DACの自動設計・合成

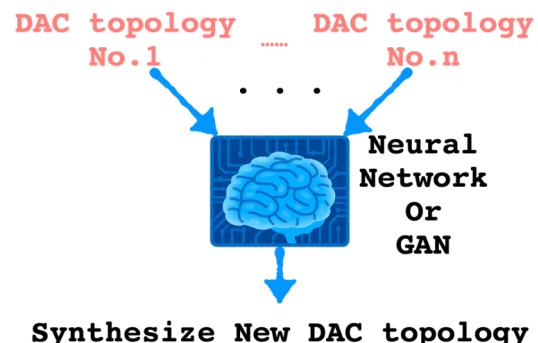
量子コンピュータ用DACの自動設計

Development of architecture for low-power/high-speed/small-area DAC Realization of the algorithm of the automatic design/synthesis of the element circuit of DAC.

- Automatic Design of DAC



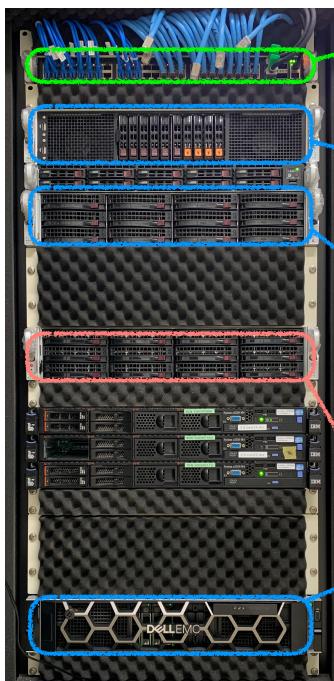
- Automatic Synthesis of DAC



GAN: Generative Adversarial Network

JST Moonshot (国からの大型予算) のもと研究に取り組み
2030年の国産量子コンピュータ実現を目指す

研究設備



Supermicro X3348T
48 port 10GBase-T
Layer 2 / 3 / 4 Prioritization

ネットワークスイッチ

CPU: Xeon Gold 6326 (16Core 2.9GHz) x 2 [計:32コア]
Memory: 1TB
SSD1: SATA 480GB x2本
SSD2: SATA 1.92TB 6本 (RAID10)
GPU: NVIDIA A100 (80GB) ×1基

CPU: EPYC 7313 (16Core 3.0GHz) x 2 [計:32コア]
Memory: 1TB
SSD1: SATA 480GB x 2本
SSD2: SATA 1.92TB x 5本 (RAID6)
GPU: NVIDIA RTX A6000 (48GB) × 1基

CPU: Xeon Platinum 8270 (26Core, 2.7GHz) x 4 [計:108コア]
Memory: 1TB
SSD1: SATA 240GB x2本

CPU: Xeon Bronze 320R (8Core, 1.9GHz)
Memory: 64GB
SSD1: SATA 2TB x8本

計算ノード

ファイルサーバ

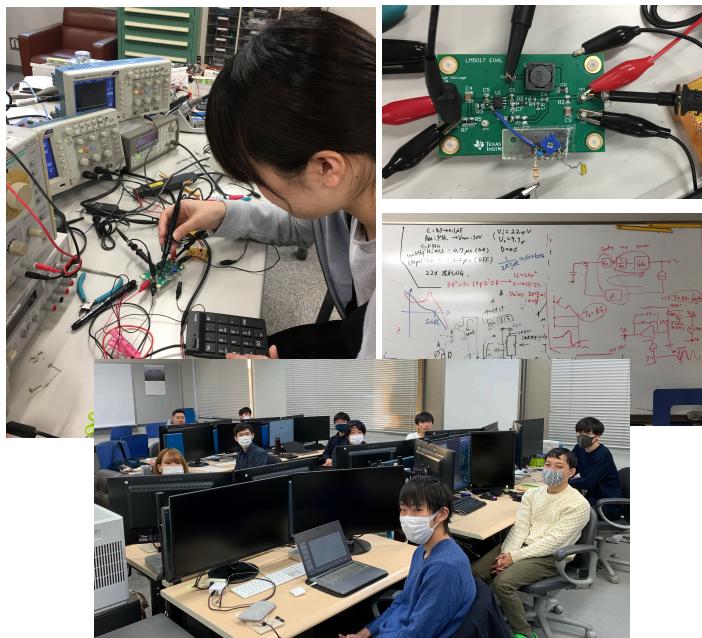
演算増幅器設計コンテスト

平成30年 審査結果	
応募部門詳細	審査結果
試作の部	
評価回路1	1位 小高 乳彌 (東京理科大学) 2位 藤原 岳 (東京理科大学) 3位 三代 太郎 (東京理科大学) 4位 田中 勇輝 (東京理科大学)
評価回路2	1位 久保 友記 (群馬大学) 2位 松場 雅樹 (群馬大学)
シミュレーションの部	
部門1	1位 吉田浩志 (東京理科大学) 2位 福田史也 (群馬大学) 3位 猿田将大 (群馬大学) 4位 伊藤祐也 (愛知工業大学) 5位 金川創治郎 (東京理科大学) 6位 花澤義瑛 (愛知工業大学) 7位 金川創治郎 (東京理科大学)
部門2	1位 吉田浩志 (東京理科大学) 2位 伊藤祐也 (愛知工業大学) 3位 須知裕康 (東京理科大学) 4位 小山大智 (防衛大学校) 5位 花澤義瑛 (愛知工業大学) 6位 金川創治郎 (東京理科大学) 7位 松井拓人 (東京理科大学)
部門3	1位 松場雅樹 (群馬大学) 2位 伊藤祐也 (愛知工業大学) 3位 金川創治郎 (東京理科大学) 4位 吉田浩志 (東京理科大学) 5位 松井拓人 (東京理科大学) 6位 花澤義瑛 (愛知工業大学) 7位 小山大智 (防衛大学校)

2020年 審査結果	
応募部門詳細	審査結果
	最優秀賞 齋藤彰寛 (群馬大学)
	シミュレーションの部
部門1	1位 齋藤渕生 (東京理科大学) 2位 福岡慶祐 (芝浦工業大学) 3位 加藤博己 (群馬大学) 4位 酒向諒 (群馬大学) 5位 猿田将大 (群馬大学) 6位 日比彪斗 (愛知工業大学) 7位 岡本憲典 (有明高専)
部門2	1位 猿田将大 (群馬大学) 2位 齋藤彰寛 (群馬大学) 3位 今野哲史 (群馬大学) 4位 加藤博己 (群馬大学) 5位 原川啓輔 (東京理科大学) 6位 岡本憲典 (有明高専) 7位 金堀凌佑 (東京工業大学)
部門3	1位 齋藤彰寛 (群馬大学) 2位 日比彪斗 (愛知工業大学) 3位 猿田将大 (群馬大学) 4位 今野哲史 (群馬大学) 5位 川原啓輔 (東京理科大学) 6位 伊藤剛 (防衛大学校) 7位 新井信吾 (群馬大学)

2021年 審査結果	
応募部門詳細	審査結果
	最優秀賞 福岡慶祐 (芝浦工業大学)
	試作の部
部門1	1位 齋藤渕生 (東京理科大学) 2位 藤原啓輔 (東京理科大学) 3位 加藤博己 (東京理科大学) 4位 佐藤慶也 (群馬大学) 5位 鈴木秋也 (東京理科大学) 6位 上屋勇人 (東京理科大学) 7位 若木田康輝 (東京工業高等専門学校)
部門2	1位 酒向諒 (群馬大学) 2位 福岡慶祐 (芝浦工業大学) 3位 赤星毅介 (防衛大学校) 4位 佐藤慶也 (群馬大学) 5位 加藤博己 (群馬大学) 6位 佐藤光一 (群馬大学) 7位 関井菜乃 (群馬大学)
部門3	1位 福岡慶祐 (芝浦工業大学) 2位 佐藤光一 (群馬大学) 3位 佐藤慶也 (群馬大学) 4位 酒向諒 (群馬大学) 5位 加藤博己 (群馬大学) 6位 日比彪斗 (愛知工業大学) 7位 若切秀文 (東京工業大学)

研究室の様子と研究室の1年



- * 4月～7月：新人ゼミ
- * 8～9月：オペアンプコンテスト参加
- * 9月：SKK（4大学合同勉強合宿）
- * 2月：卒業研究発表会
- * 不定期：飲み会、タコ焼きパーティ



SKK in 草津温泉

まとめ

来れ！新しい研究室の立ち上げを楽しめる学生

- * アナログ回路設計の知識を習得
 - ・就職活動の幅が広がります
 - ・オペアンプコンテスト入賞者多数
- * 人工知能アルゴリズムを道具として習得
 - ・これからの時代に必要不可欠な人材
- * 就職活動も安心！
 - ・企業はアナログ回路設計者を求めています
 - ・システム系の会社にも就職可能