

表紙

MCBIモード中性子ソフトエラーの モンテカルロシミュレーションモデルの検討

(株)日立製作所 生産技術研究所
谷口 齊
伊部英史

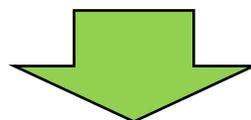
目次

1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

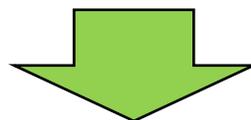
※MCBI: Multi-coupled Bipolar Interaction

1.背景

- 微細化に伴うMCU比率の激増：
数%以下(250nm以前)⇒10%超(130nm以降)
- MCUモードの多様化：
電荷収集(従来メカニズム)、MCBI※(今回報告)など



MCBIモードのソフトエラー解析技術の確立必要
デバイスシミュレーションは、計算速度が不足



電荷付与計算とモンテカルロ法による
簡易なMCBIモードシミュレーション技術の開発

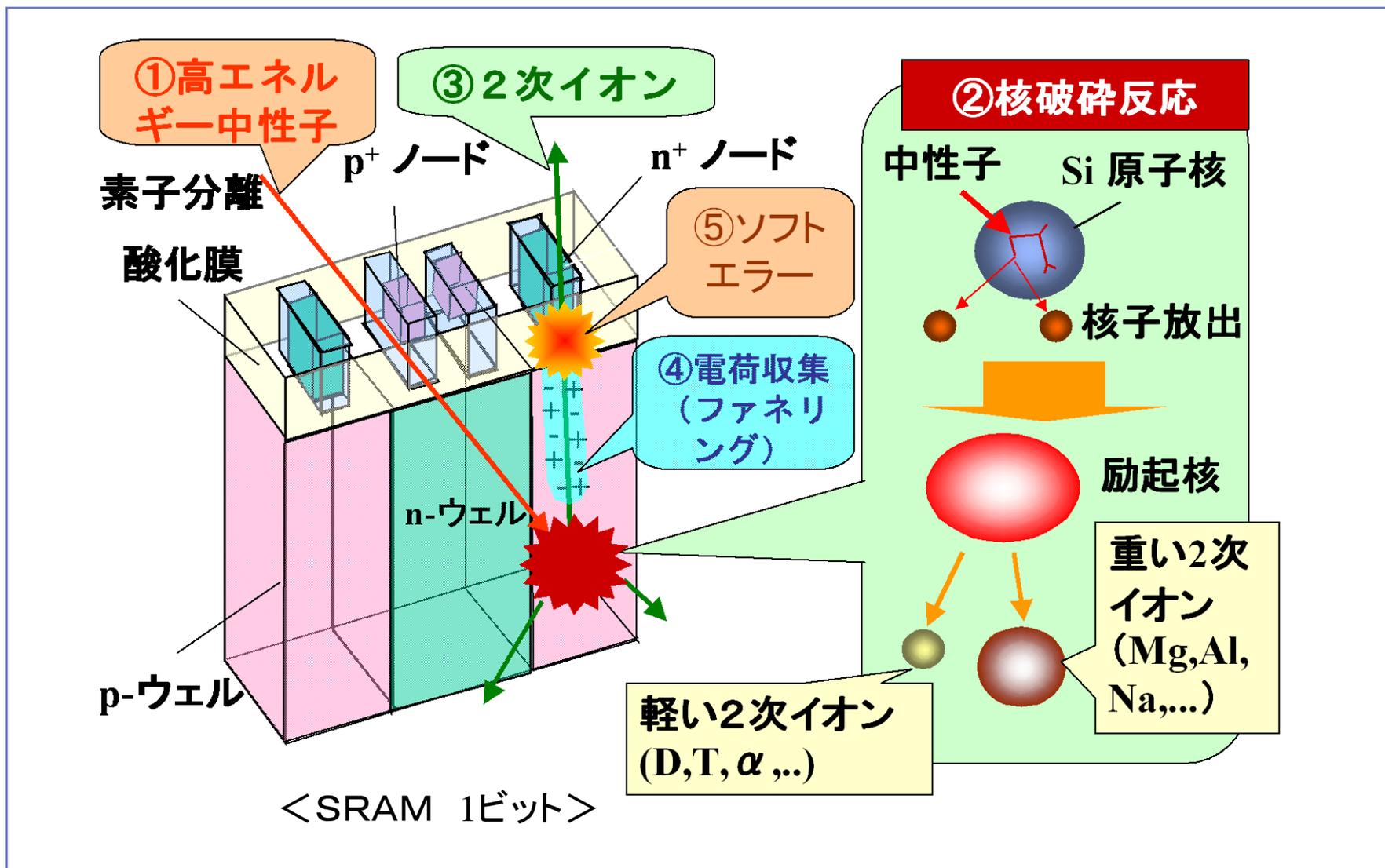
※MCBI: Multi-Coupled Bipolar Interaction

目次

1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

※MCBI: Multi-coupled Bipolar Interaction

2.一般的な宇宙線中性子エラーのメカニズム (Cellモード)



目次

1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

※MCBI: Multi-coupled Bipolar Interaction

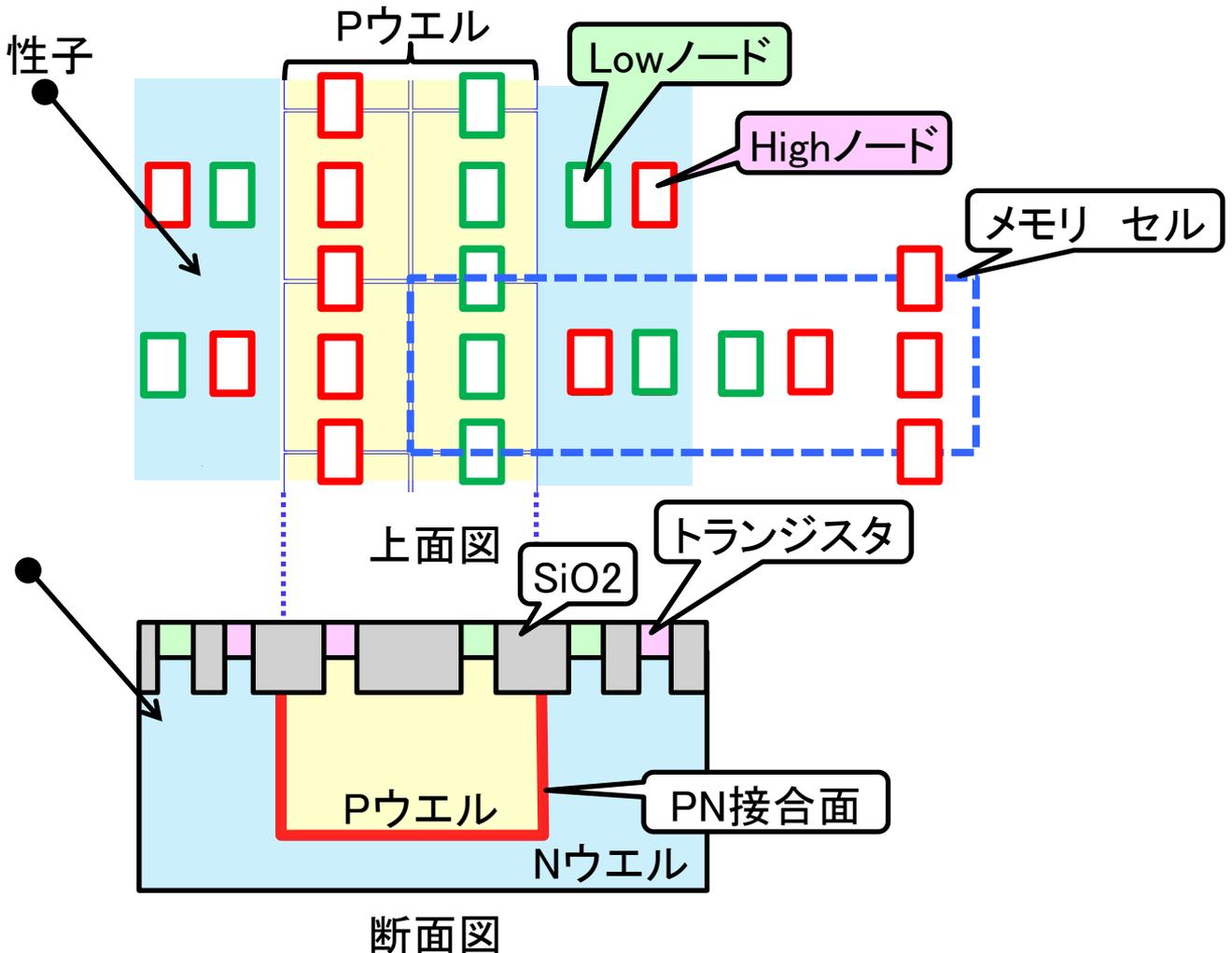
目次

1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

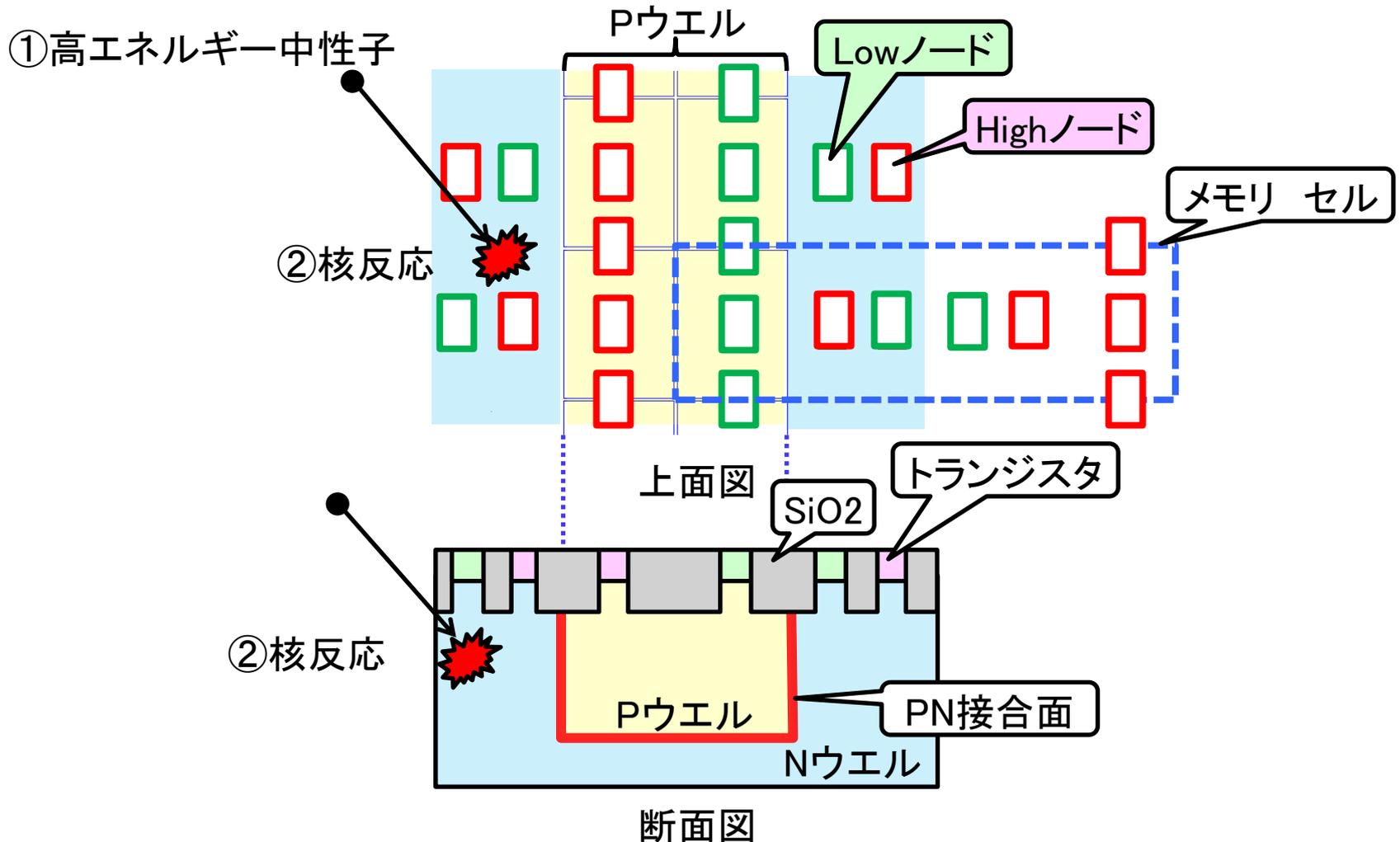
※MCBI: Multi-coupled Bipolar Interaction

3.2 MCBIモードA(ウエル電圧上昇モデル)①

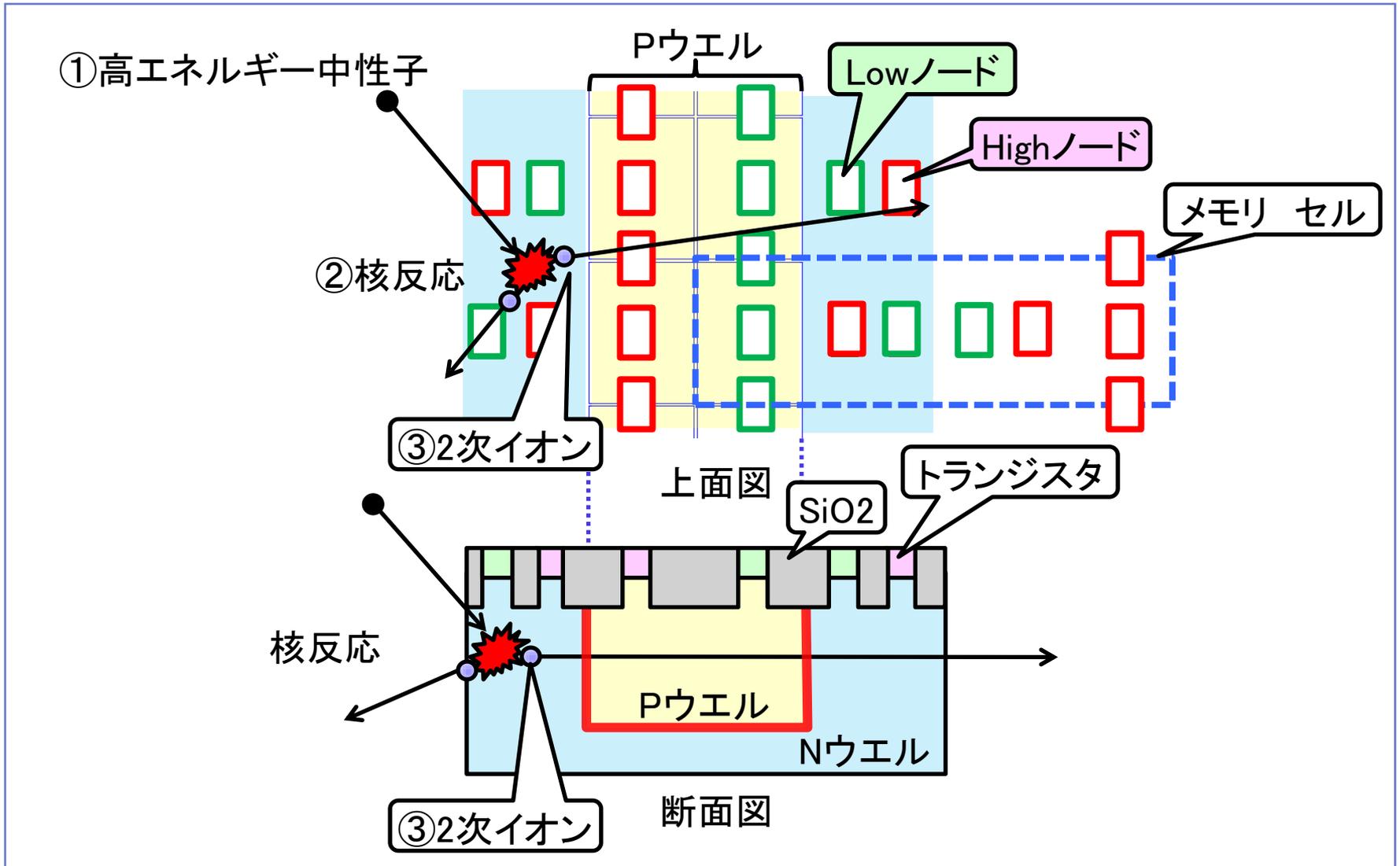
①高エネルギー中性子



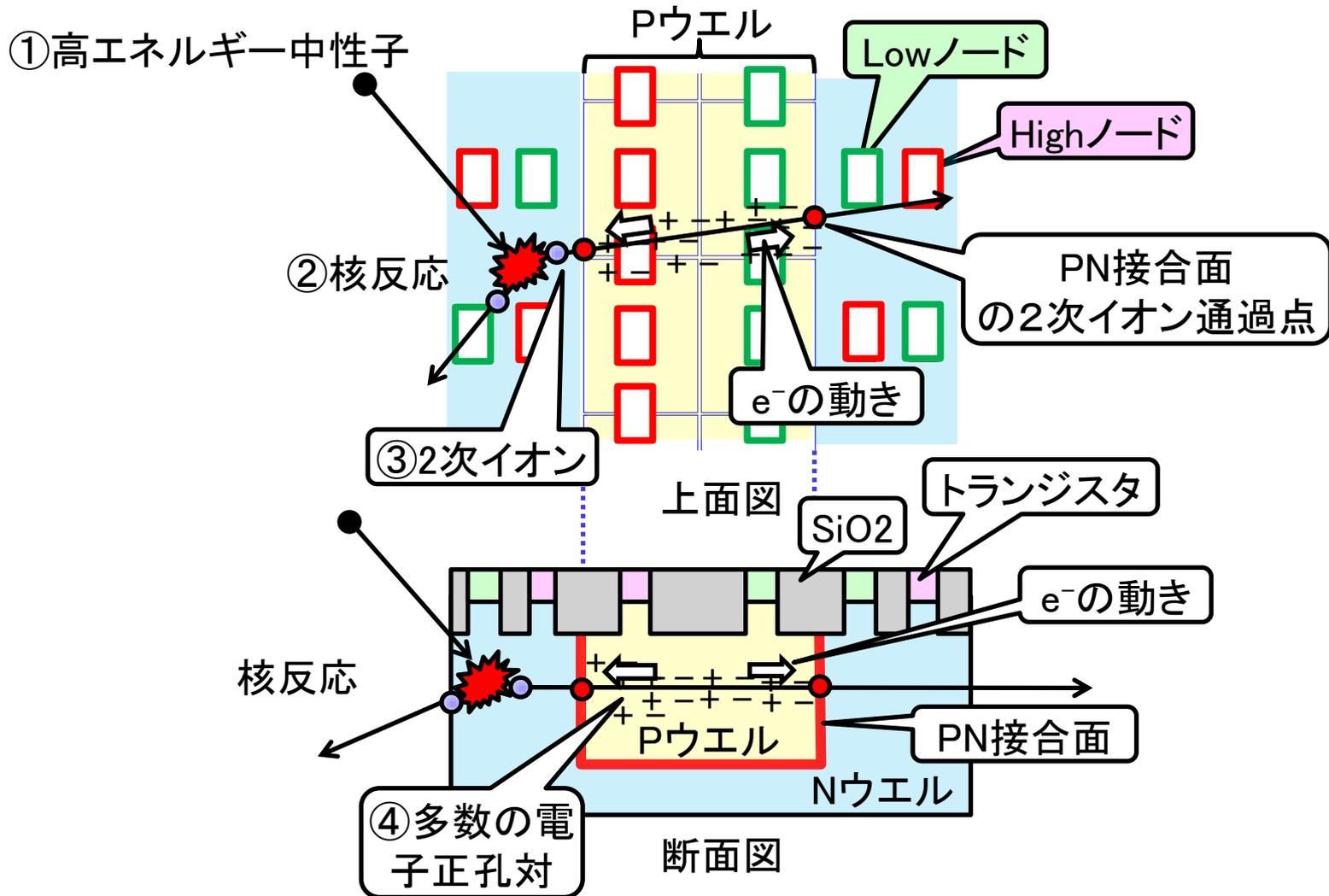
3.2 MCBIモードA(ウエル電圧上昇モデル)②



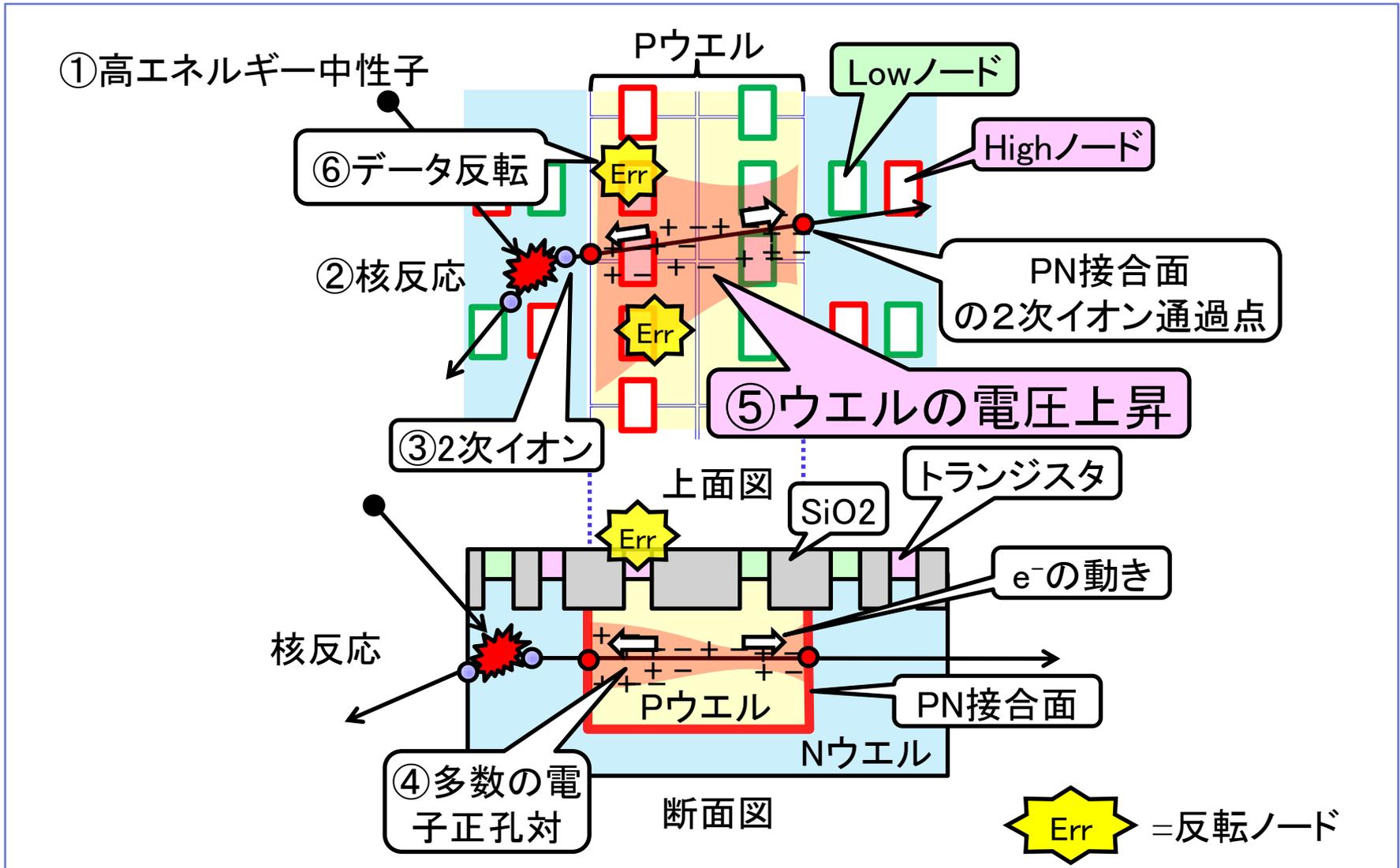
3.2 MCBIモードA(ウエル電圧上昇モデル)③



3.2 MCBIモードA(ウエル電圧上昇モデル)④



3.2 MCBIモードA(ウエル電圧上昇モデル)⑤



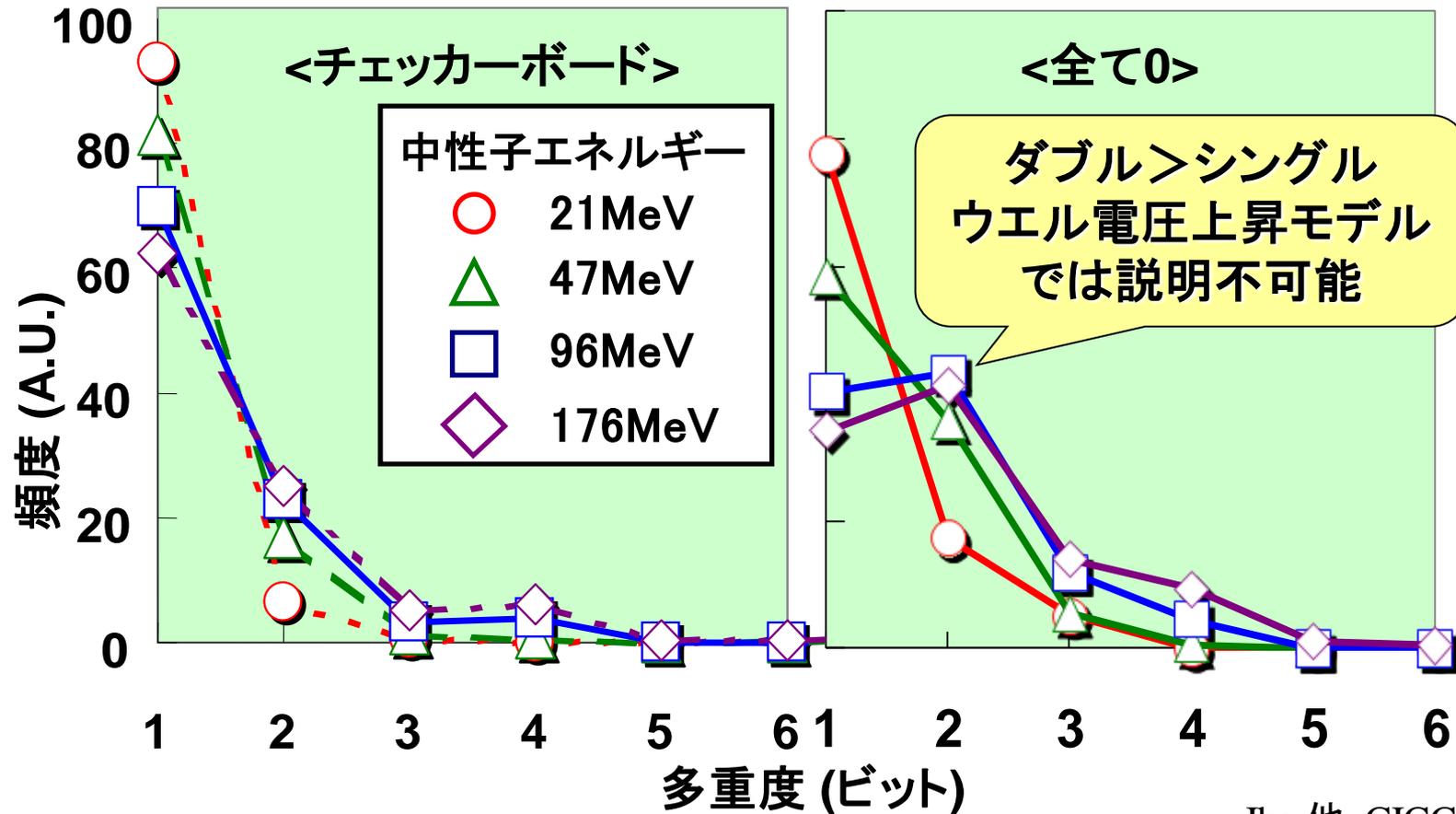
目次

1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

※MCBI: Multi-coupled Bipolar Interaction

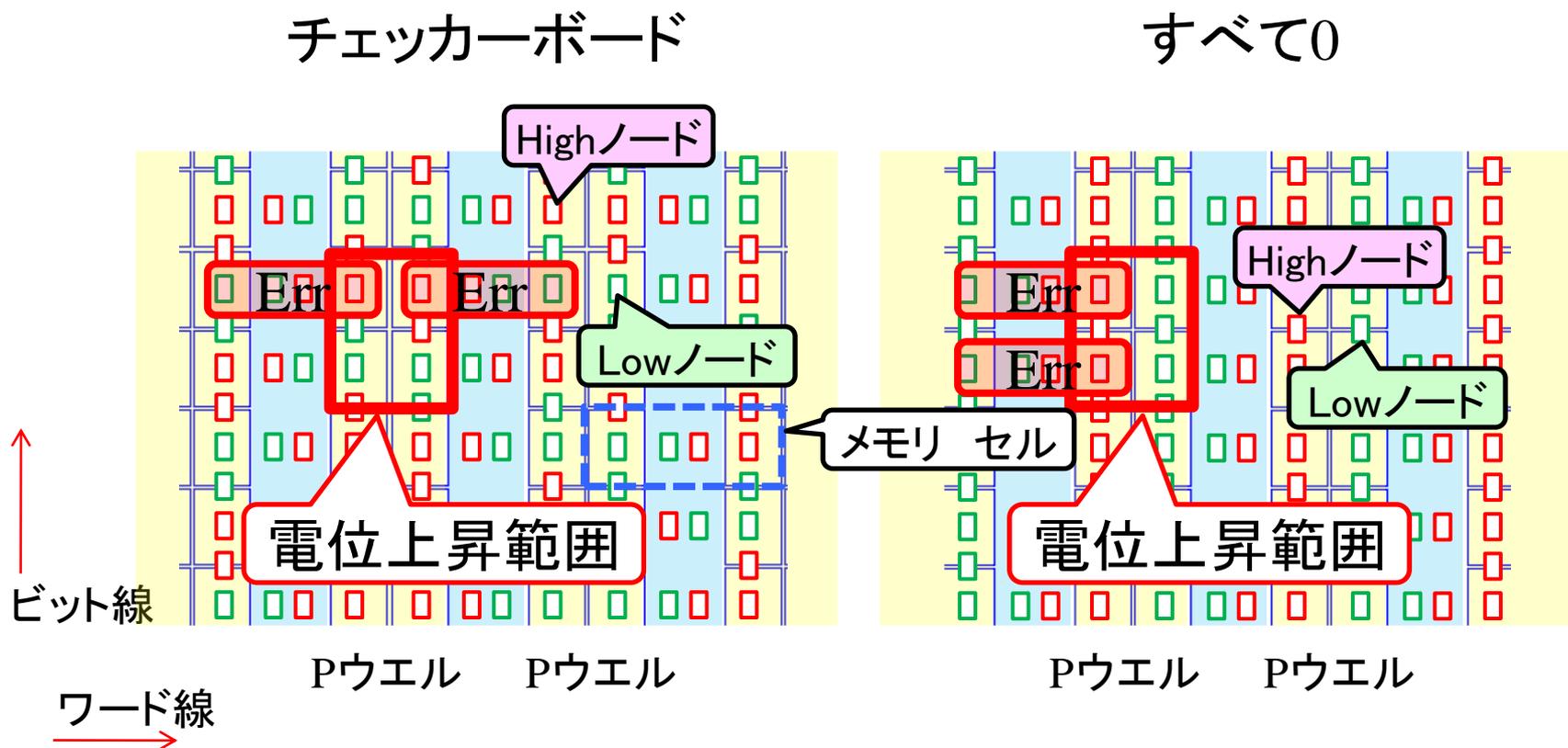
3.3 特徴② 130nmSRAMのエラー多重度のデータ依存性

<チェッカーボード> と <すべて0> で多重度分布が異なる



Ibe 他, CICC2006

3.3 <チェッカーボード> と <すべて0>のエラーパターンの違い



電位上昇範囲が等方的の場合、すべて0の2bitエラーの発生頻度が著しく多くなる実験結果を説明できない。

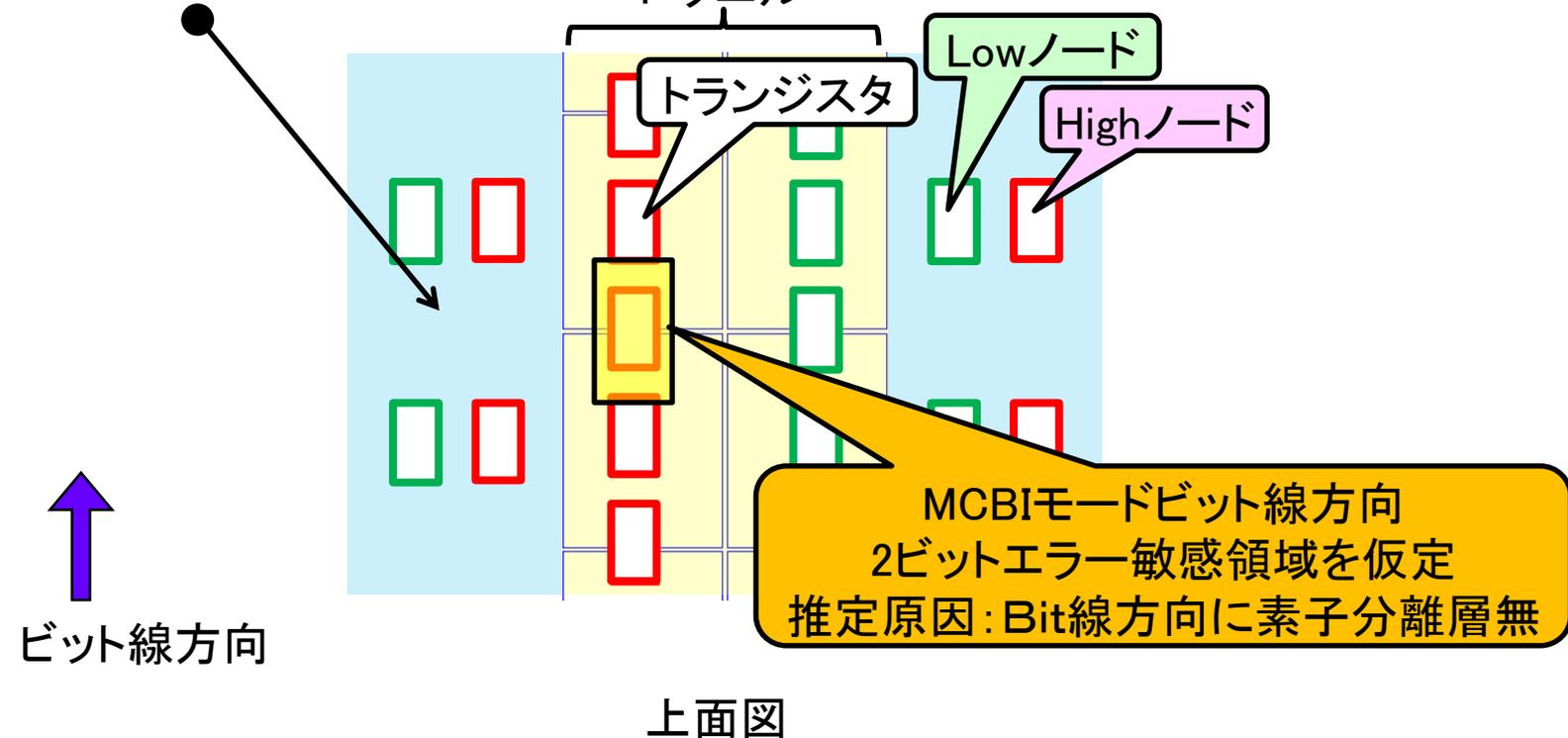
目次

1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

※MCBI: Multi-coupled Bipolar Interaction

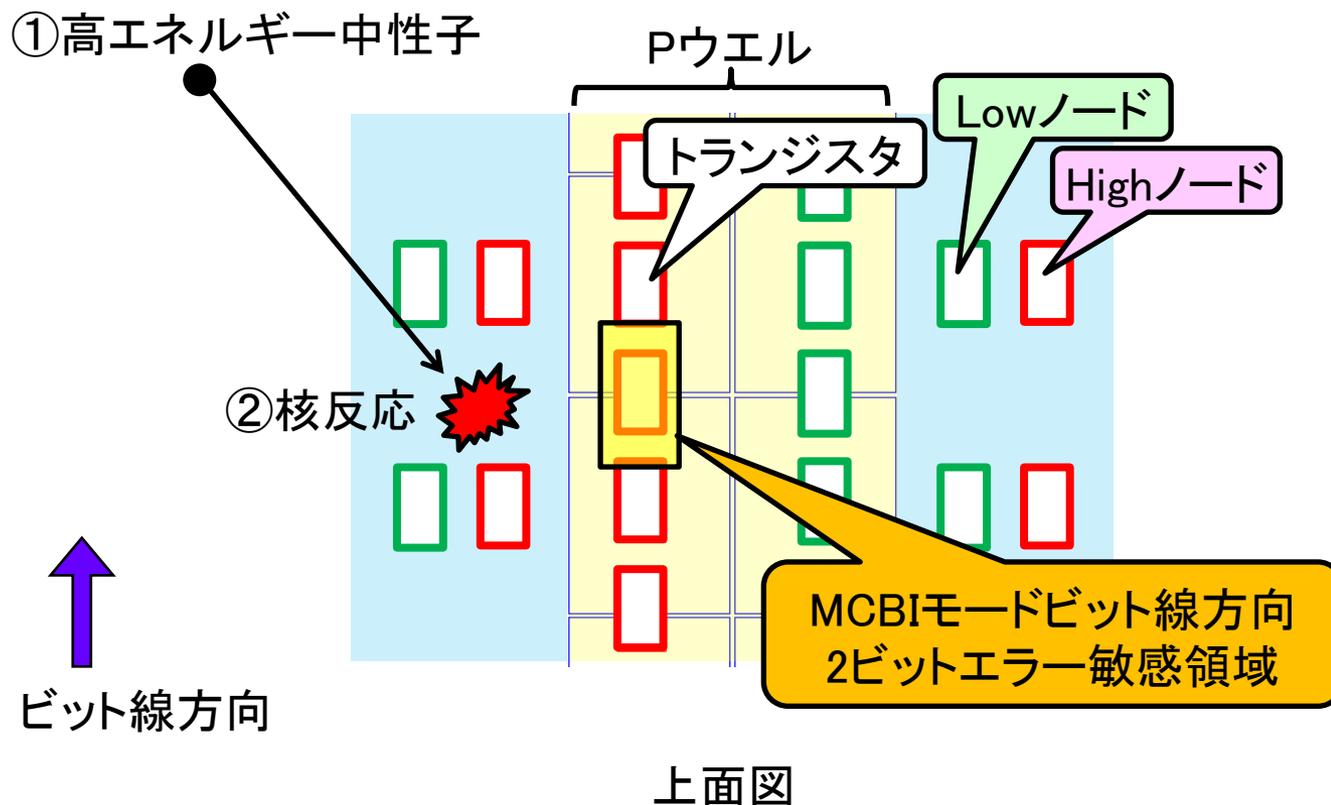
3.4 MCBIモードB (ビット線方向2bitエラー敏感領域モデル)①

①高エネルギー中性子



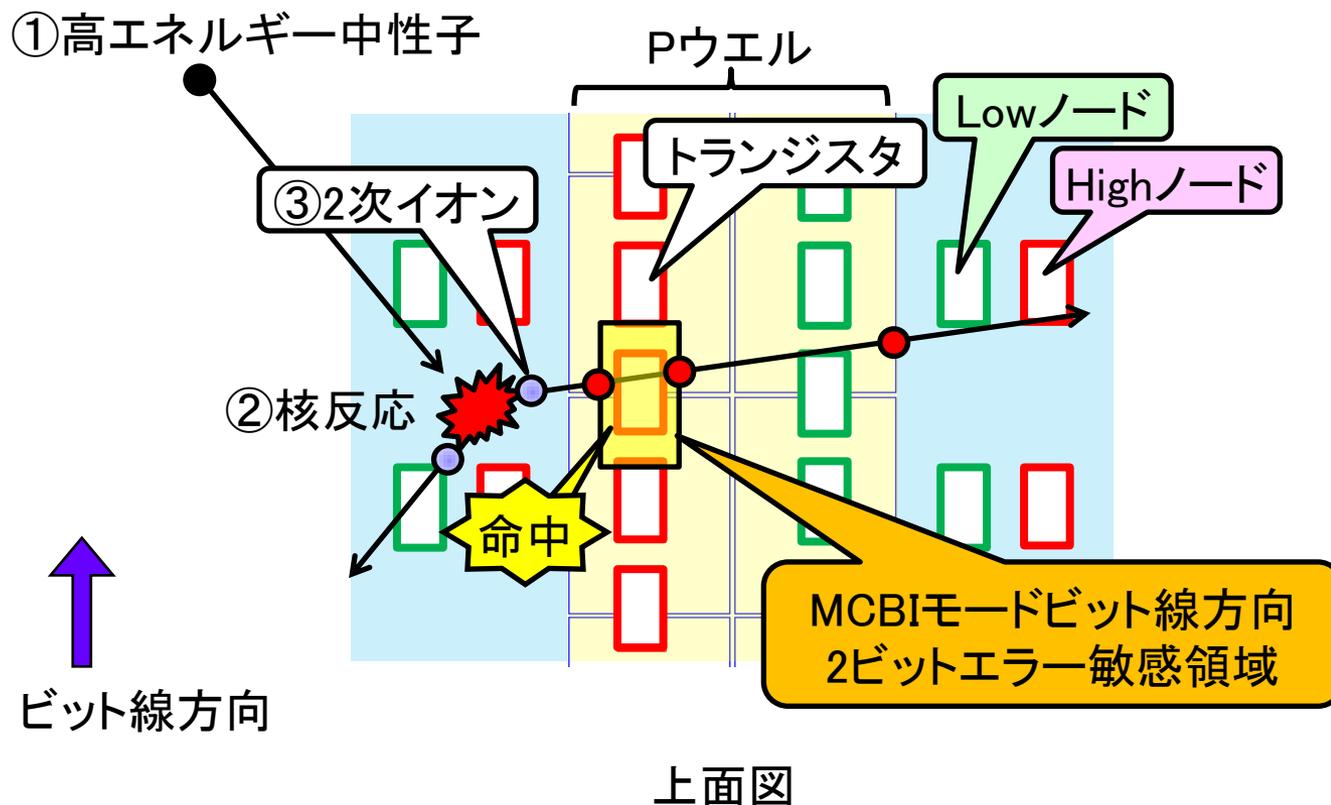
ビット線方向のノードの間にMCBI新モード敏感領域が存在し、
2次イオンが命中した場合、2個のノードが同時に反転すると仮定。

3.4 MCBIモードB(ビット線方向2bitエラー敏感領域モデル)②



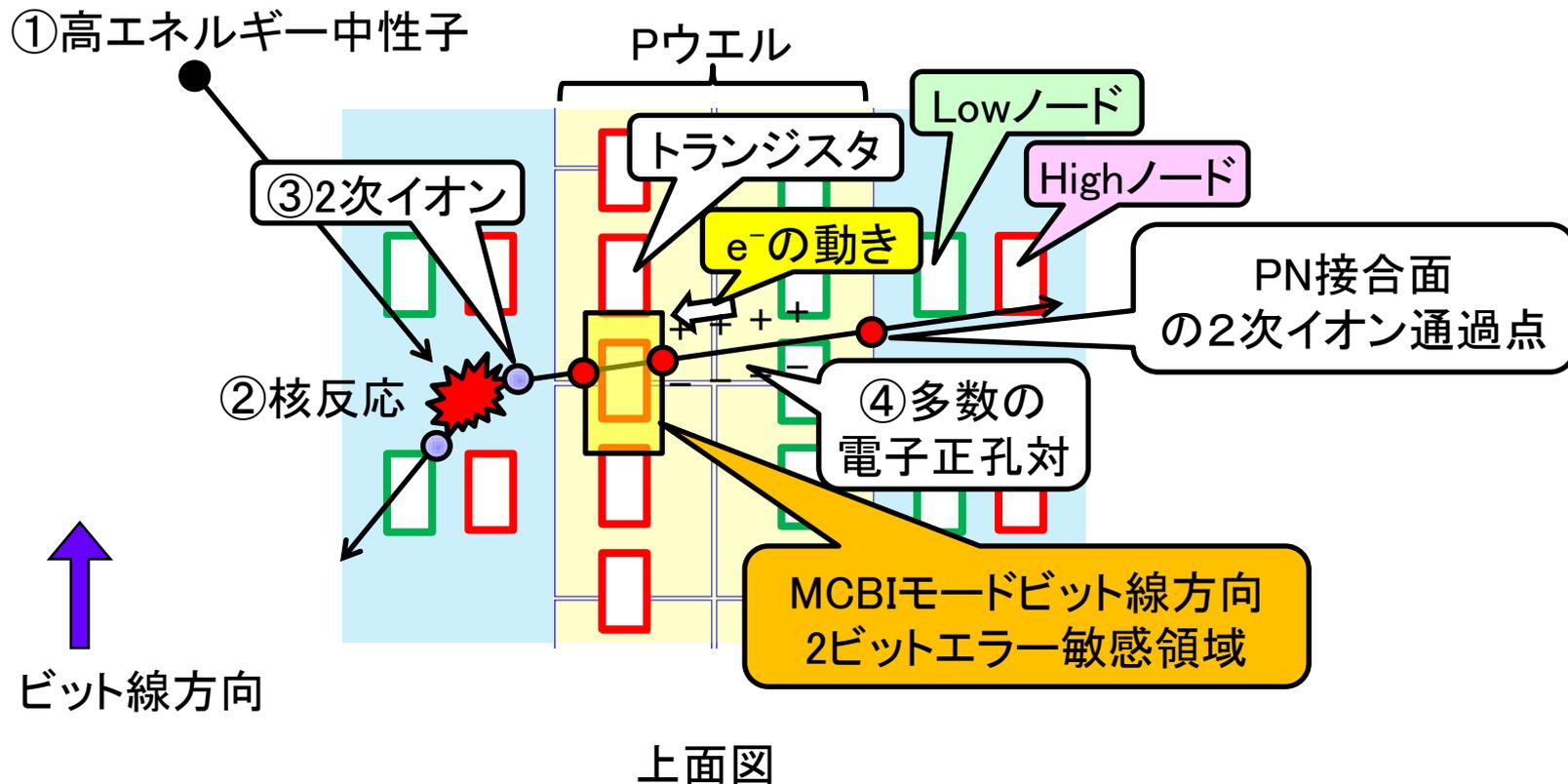
ビット線方向のノードの間にMCBI新モード敏感領域が存在し、
2次イオンが命中した場合、2個のノードが同時に反転すると仮定。

3.4 MCBIモードB(ビット線方向2bitエラー敏感領域モデル)③



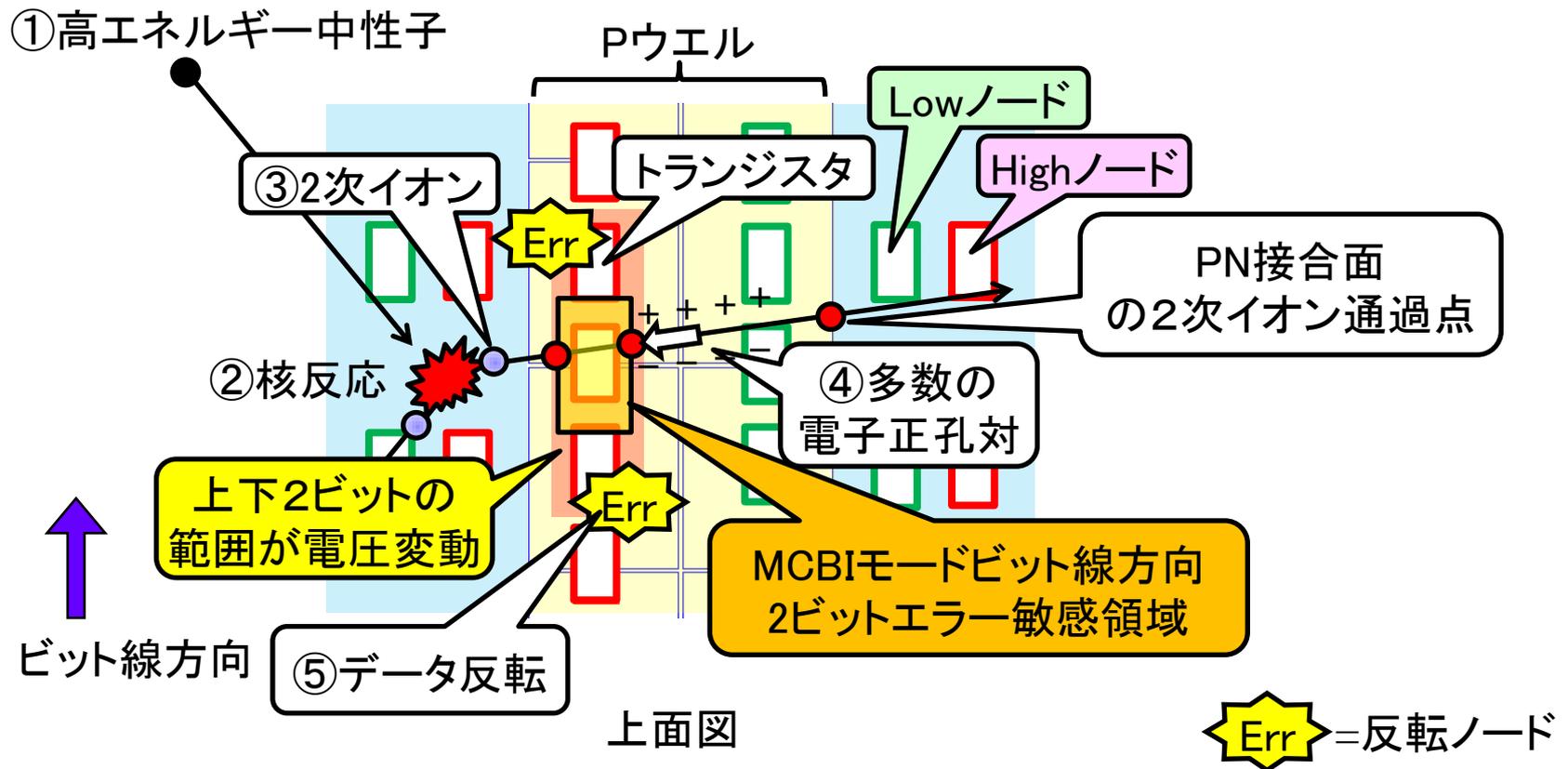
ビット線方向のノードの間にMCBI新モード敏感領域が存在し、
2次イオンが命中した場合、2個のノードが同時に反転すると仮定。

3.4 MCBIモードB(ビット線方向2bitエラー敏感領域モデル)④



ビット線方向のノードの間にMCBI新モード敏感領域が存在し、2次イオンが命中した場合、2個のノードが同時に反転すると仮定。

3.4 MCBIモードB(ビット線方向2bitエラー敏感領域モデル)⑤



ビット線方向のノードの間にMCBI新モード敏感領域が存在し、2次イオンが命中した場合、2個のノードが同時に反転すると仮定。

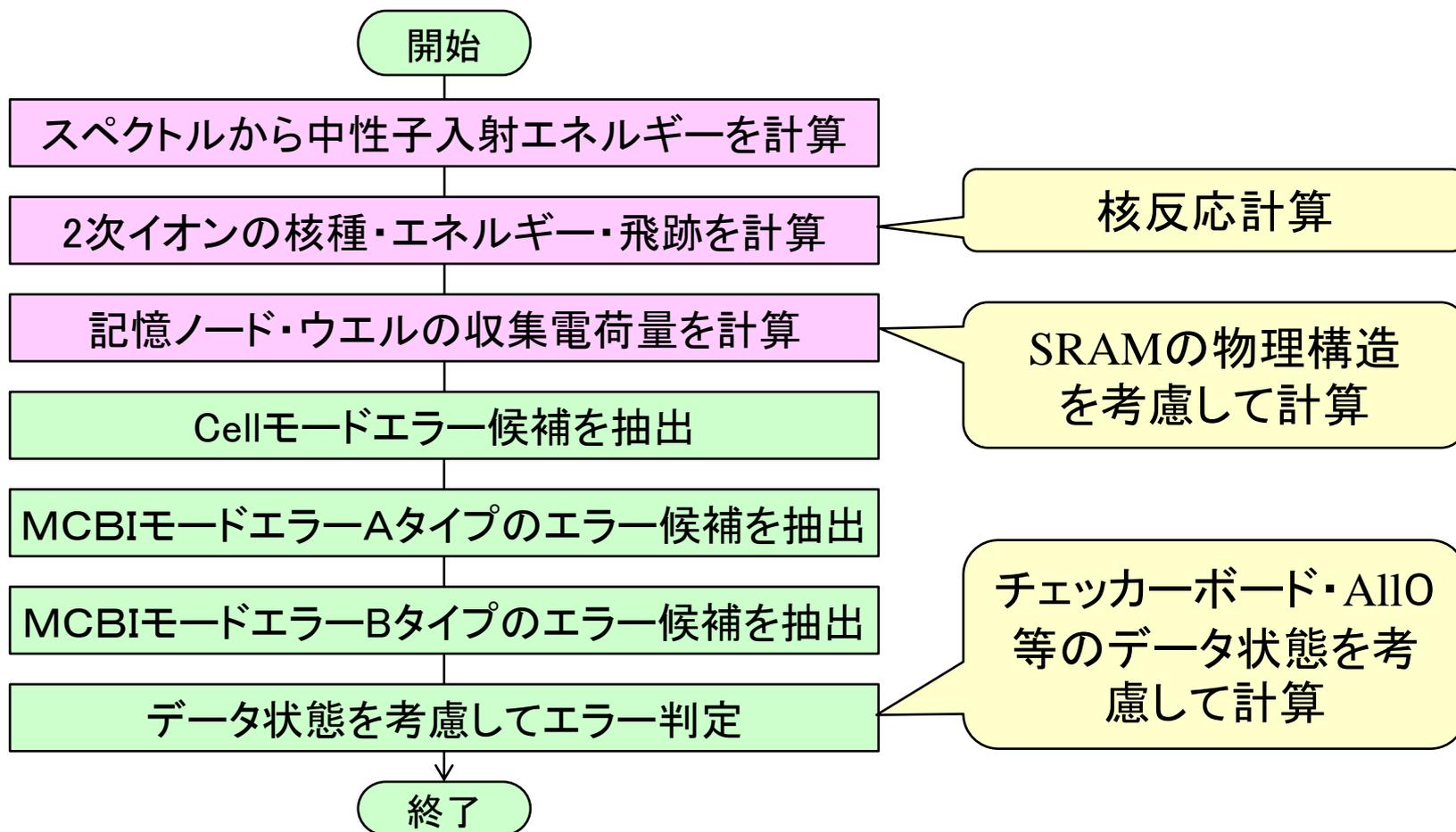
目次

1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

※MCBI: Multi-coupled Bipolar Interaction

4.1 開発シミュレータの計算手法

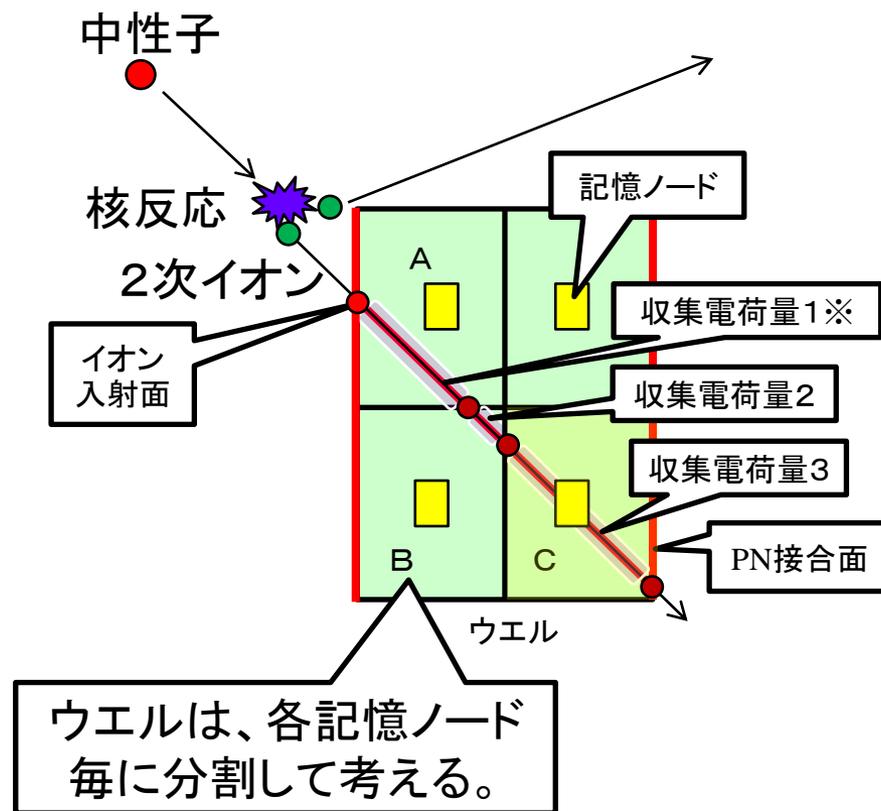
計算フローチャート(中性子1個あたり)



4.2 開発シミュレータの計算手法

ウェルに対する電荷収集計算

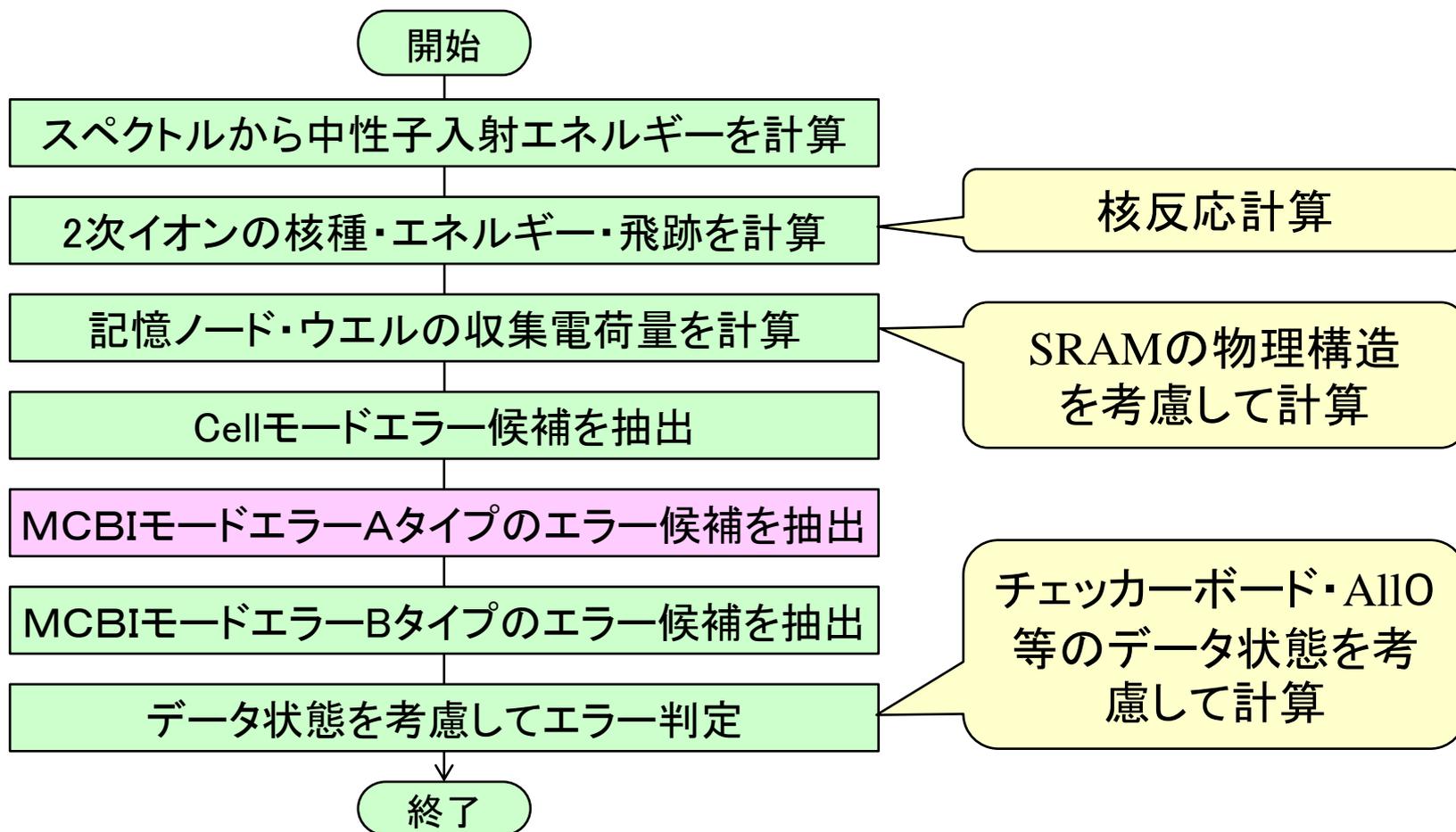
1. 中性子スペクトルデータから入射中性子のエネルギーを計算。
2. 核反応計算から生成2次イオンの核種・エネルギー・移動方向を計算。
3. 飛跡計算により電荷収集量等を記憶ノード毎に分割したウェル単位で計算。



※各記憶ノード毎に分割してしたウェル単位で計算

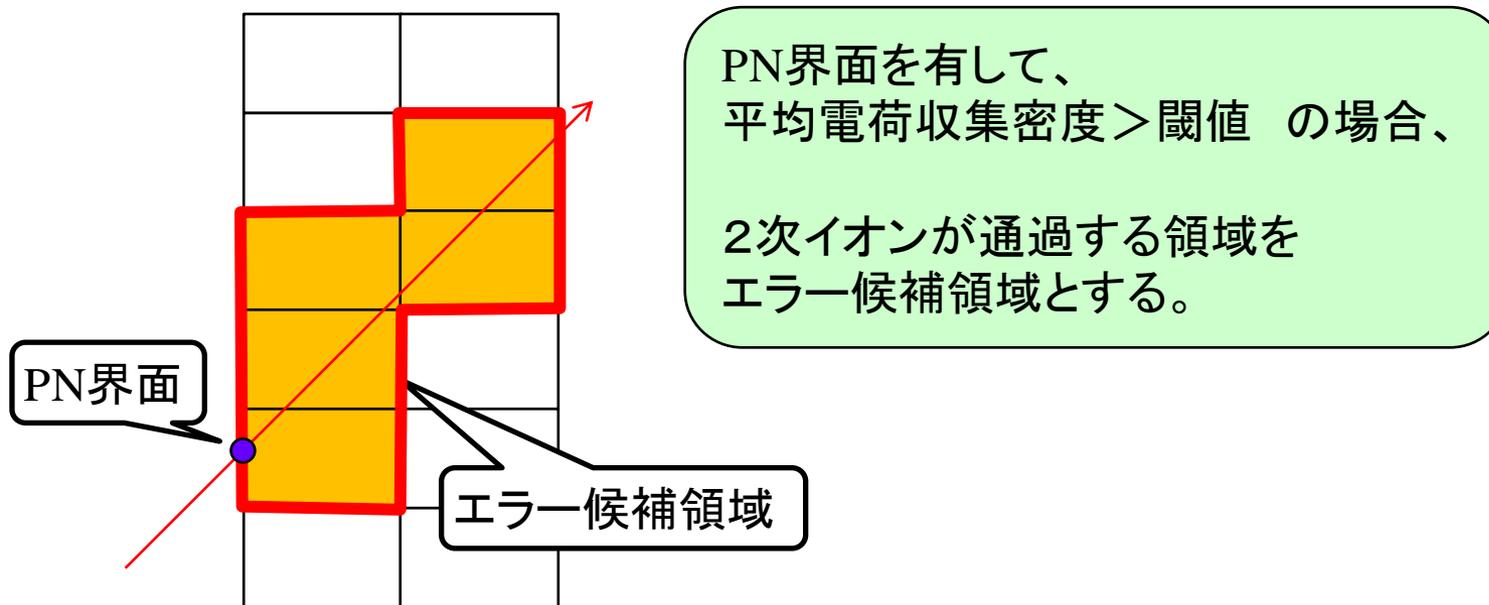
4.1 開発シミュレータの計算手法

計算フローチャート(中性子1個あたり)



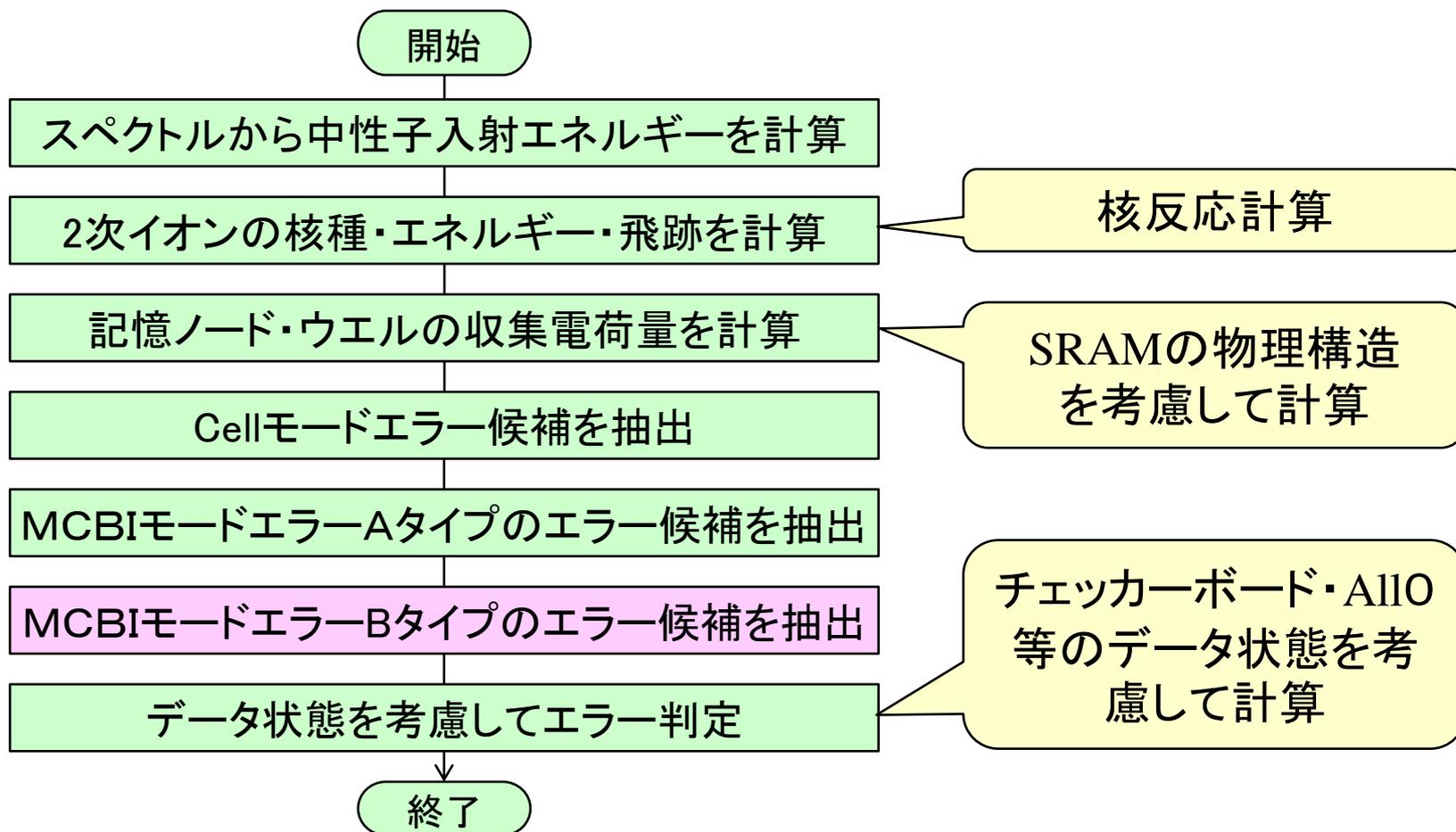
4.3 開発シミュレータの計算手法の詳細2

ウエル電圧上昇モデル(MCBIモードA)のノード反転候補選択方法



4.1 開発シミュレータの計算手法

計算フローチャート(中性子1個あたり)

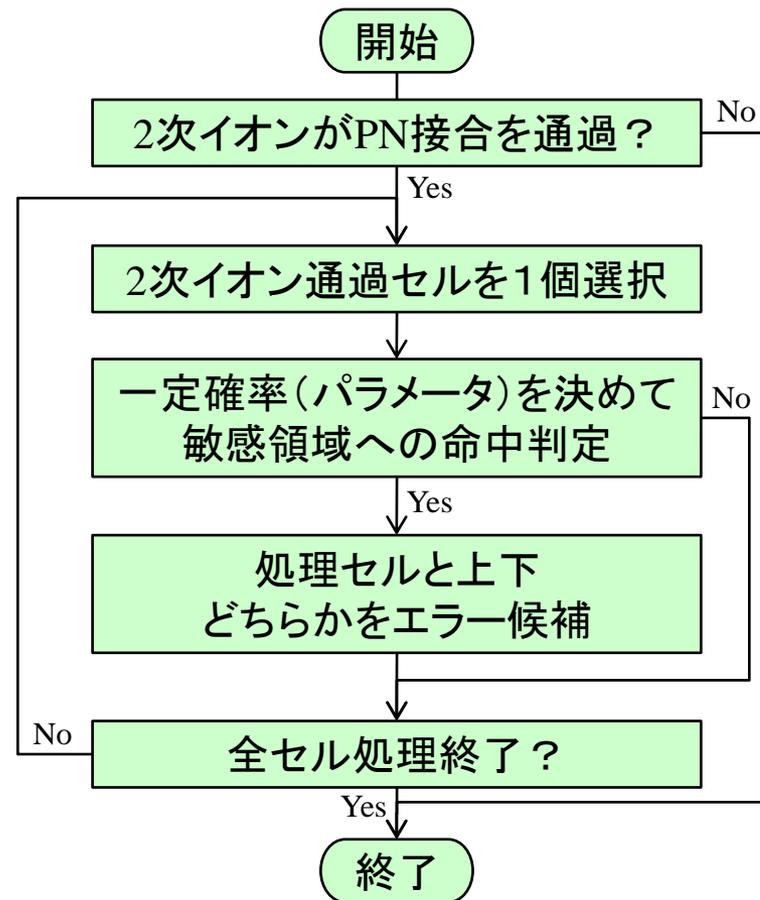
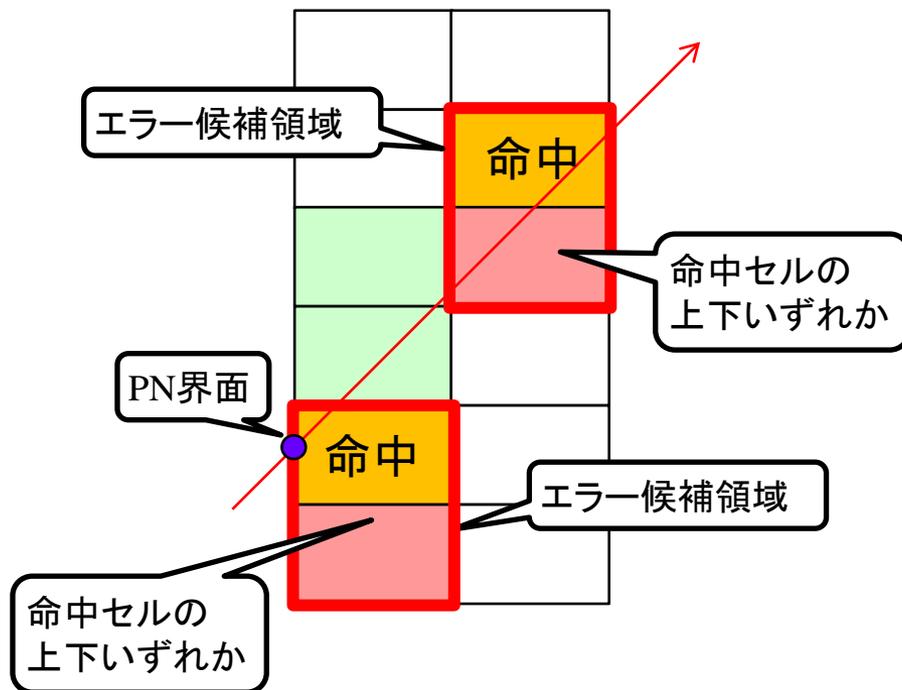


4.4 開発シミュレータの計算手法の詳細3

2bitエラー敏感領域モデル(MCBIモードB)のノード反転候補選択方法

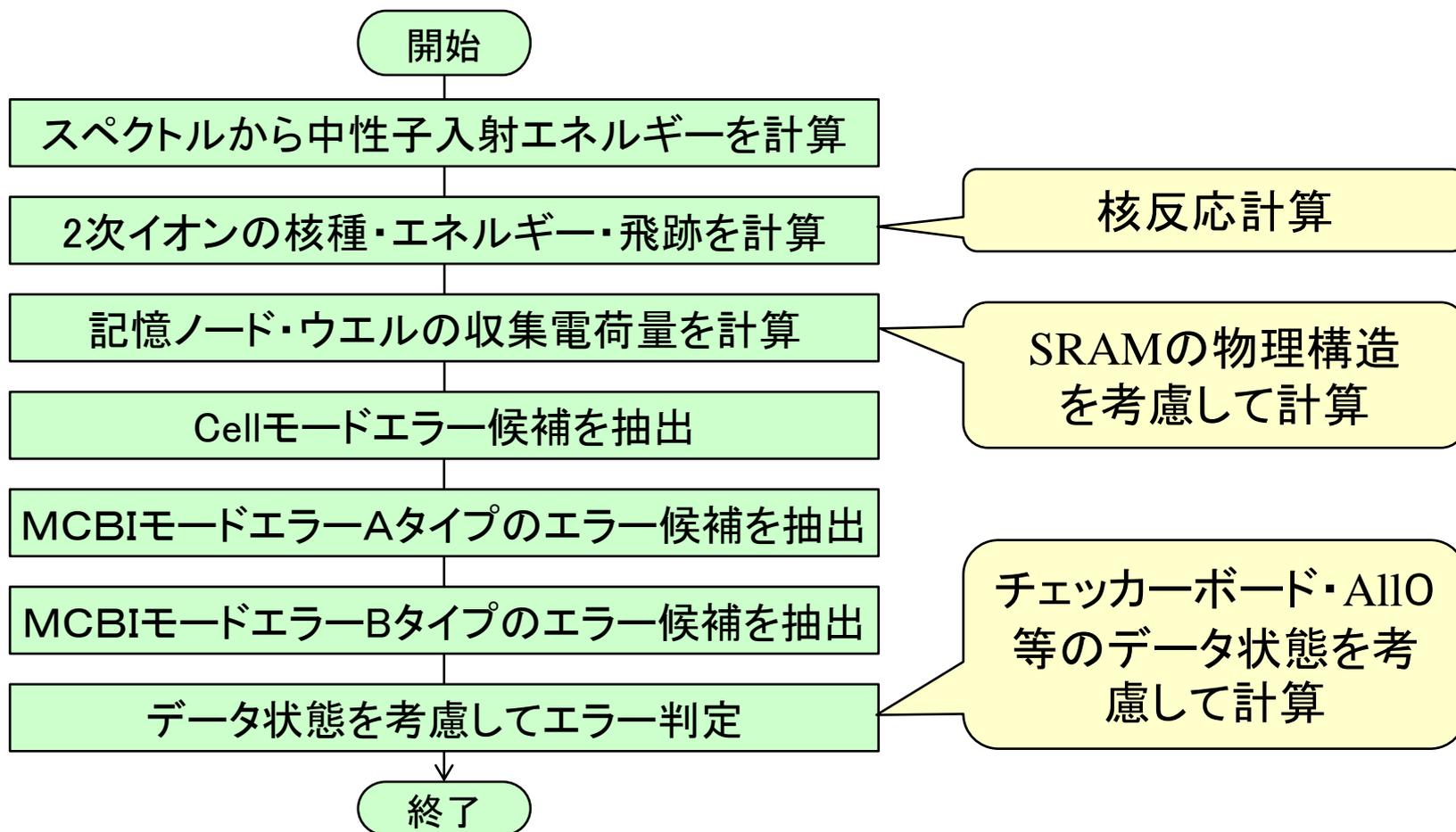
フローチャート(2次イオン1個あたり)

MCBIモード(B)



4.1 開発シミュレータの計算手法

計算フローチャート(中性子1個あたり)

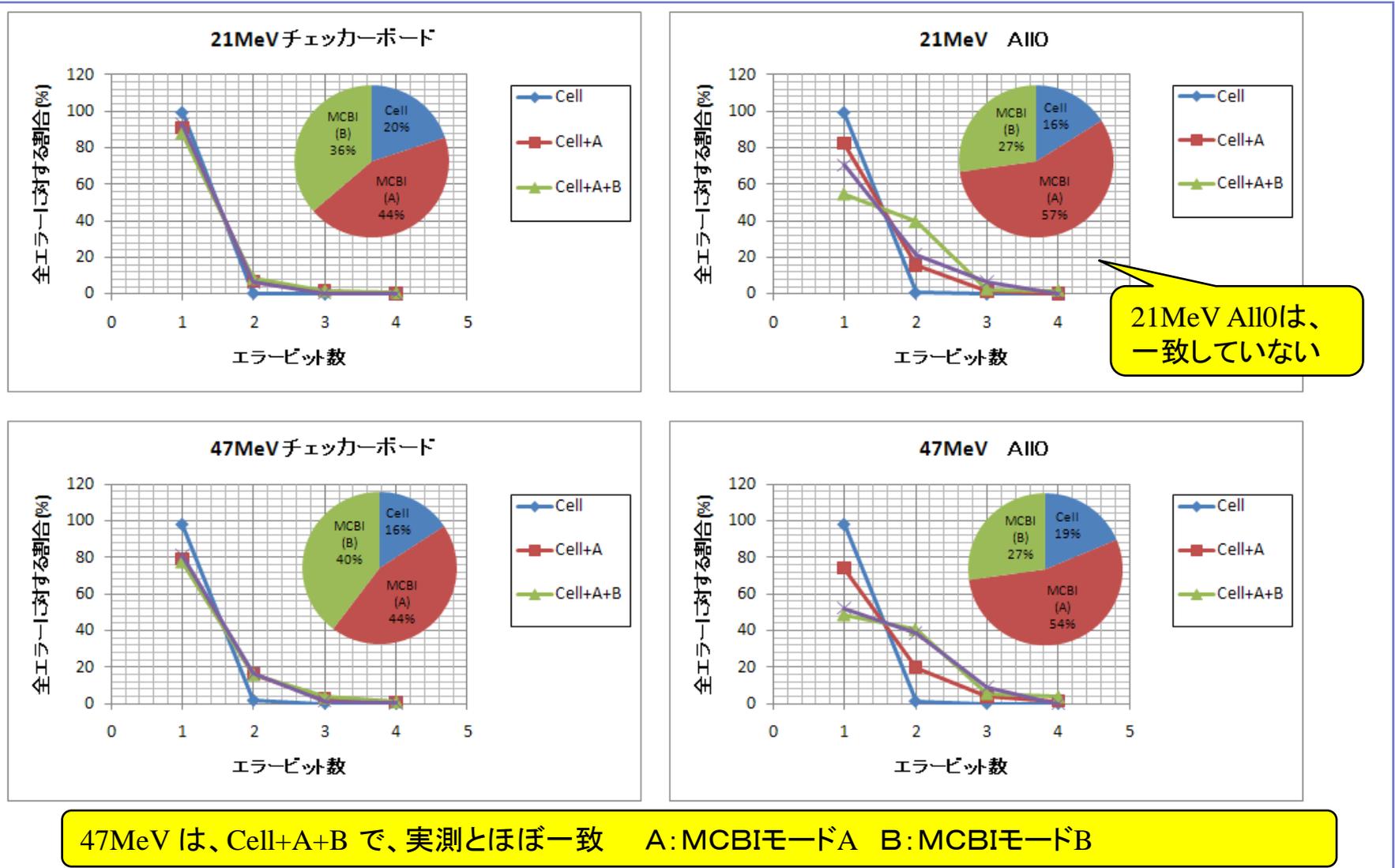


目次

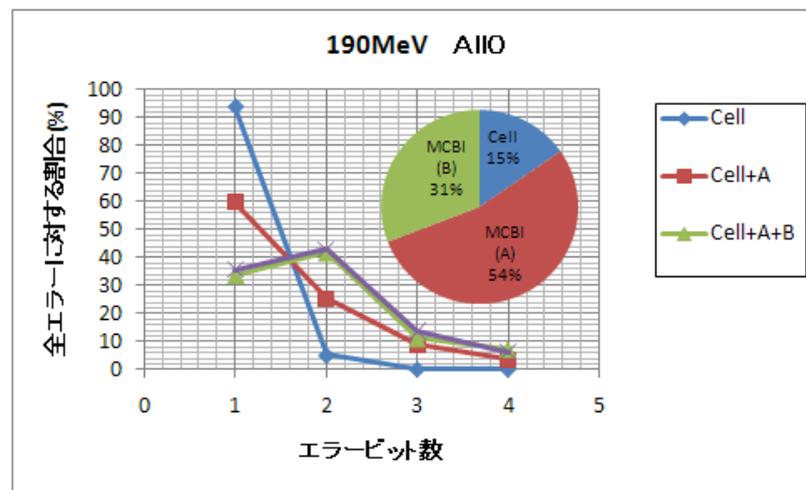
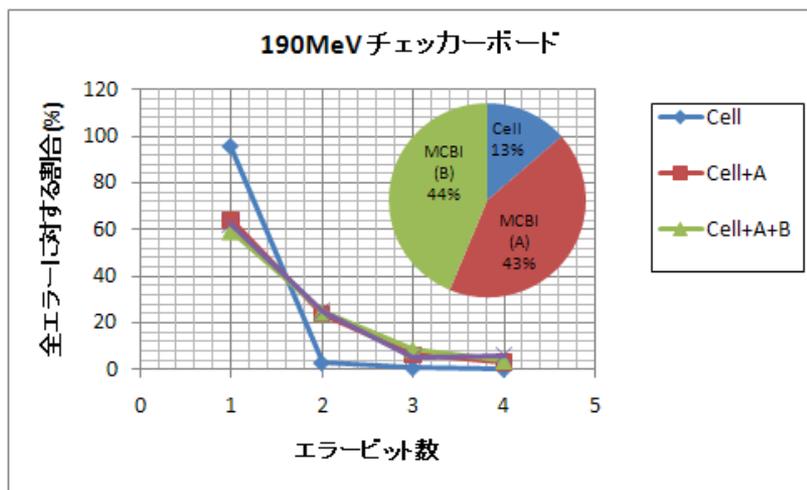
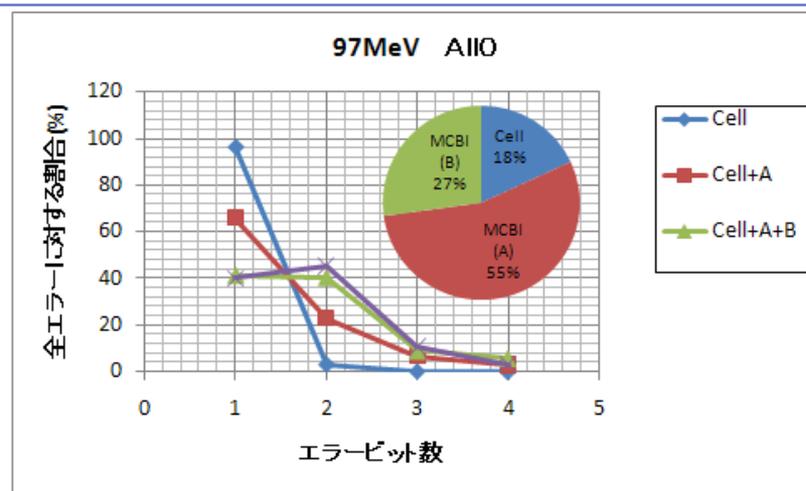
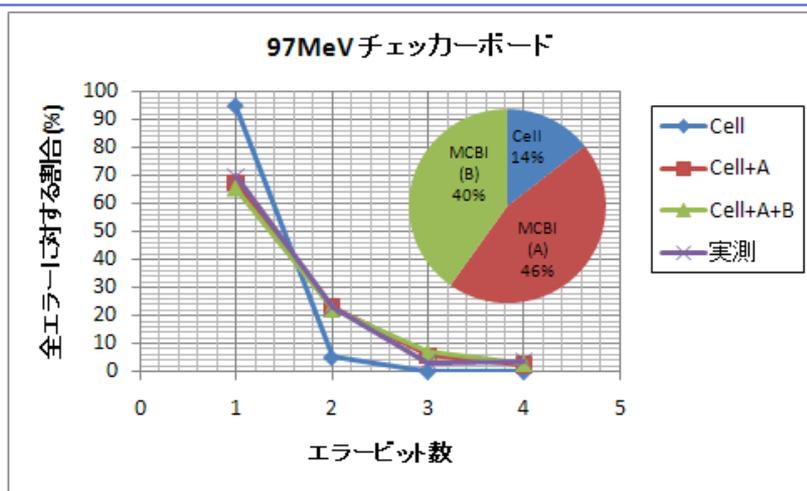
1. 背景
2. 一般的な宇宙線中性子エラーのメカニズム (Cellモード)
3. MCUエラーの特徴と開発計算モデル説明
 3. 1 特徴① 130nmSRAMのエラーパターン
 3. 2 ①を説明できるMCBI※モードのメカニズム (MCBI_A)
 3. 3 特徴② 130nmSRAMのエラー多重度のデータ依存性
 3. 4 ②を説明できるMCBI※モードのメカニズム (MCBI_B)
4. 開発シミュレータの計算手法
5. 実測との比較検討
6. まとめ

※MCBI: Multi-coupled Bipolar Interaction

5.1 実測との比較検討①



5.2 実測との比較検討②



97,190MeV は、Cell+A+B で、実測とほぼ一致 A:MCBIモードA B:MCBIモードB

6. まとめ

1. 130nmSRAMの実測値と計算値の比較を行い、21MeV Al¹⁰⁺をのぞき概ね一致する結果を得た。
2. 仮定した計算モデルから、ビット線方向の2bitエラーを起こす敏感領域の存在が推定される。

推定原因: Bit線方向に素子分離層無

参考資料

これ以降 参考資料

実測エラーパターン

Table 1 Relations between MCU codes and data pattern and error bit topology among 2,564 MCUs.
Only MCUs with size of below 6bits are tabulated. The actual maximum size is 30bits.

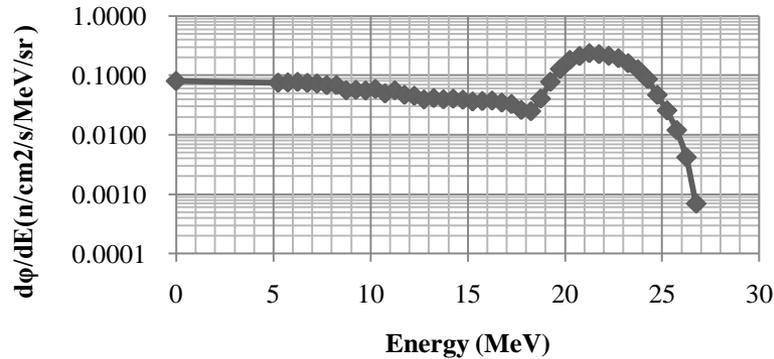
Size	Code ¹⁾	Data pattern																Error pattern		
		Group A								Group B								Error bit: ● (data="1"), ○ (data="0")		
		CHB				CHBc				ALL0				ALL1				Group A (CHB/CHBc)	Group B (ALL0/ALL1)	
Ep=21	47	96	176	21	47	96	176	21	47	96	176	21	47	96	176					
2	w_2_2_1_2_MX	7	112	238	276	4	25	95	102									↔BL ↑ ↓ WL	●●	
	b_2_2_2_1_MX		2		3			2										○●	○○	
	b_2_2_2_1_A0									13	74	167	157			1	1	○●	○○	
	b_2_2_2_1_A1											1	1	10	66	173	159	○●	○○	
3	b_3_2_3_1_A1	1	13	27	28	1	4	12	7									○●	●●●	
	b_3_2_3_1_A0	2	13	25	26	1	1	7	6									○●	●●●	
	b_3_3_3_1_A0									4	16	39	48					○●	○○○	
	b_3_3_3_1_A1													3	10	48	52	○●	○○○	
4	C_4_2_2_2_A0																	○●	●●●●	
	b_4_2_4_1_MX							1										○●	○○○○	
	C_4_3_2_2_MX				3			1										○●	○○○○	
	b_4_3_4_1_A0	1	1															○●	○○○○	
5	C_4_3_2_A0											1						○●	●●●●	
	b_4_4_4_A0											12	22					○●	●●●●	
	C_4_4_2_A1											1				1	18	35	○●	○○○○
	b_4_4_4_A1																	○●	○○○○	
6	b_5_3_5_A0																	○●	●●●●●	
	b_5_3_5_A1																	○●	●●●●●	
	b_5_5_5_A0																	○●	●●●●●	
	b_5_5_5_A1																	○●	●●●●●	
	C_6_2_3_MX							1										○●	●●●●●	
	b_6_2_6_1_A0																	○●	●●●●●	
6	C_6_3_3_2_MX	1	10	39	62		5	10	15									○●	●●●●●	
	C_6_3_2_3_MX				1													○●	●●●●●	
	C_6_3_3_2_A0											1						○●	●●●●●	
	C_6_3_3_2_A1																	○●	●●●●●	
	C_6_4_3_2_MX		4	46	75		3	11	25									○●	●●●●●	
	C_6_4_2_3_MX		1		2				1									○●	●●●●●	
6	b_6_6_6_1_A0											1	2					○●	●●●●●	
	b_6_6_6_1_A1																	○●	●●●●●	

ALL0の2ビットエラーは、すべてビット線方向の2ビットエラー
=>ビット線方向の2ビットエラーを発生させる特異なエラーモードの存在が考えられる。

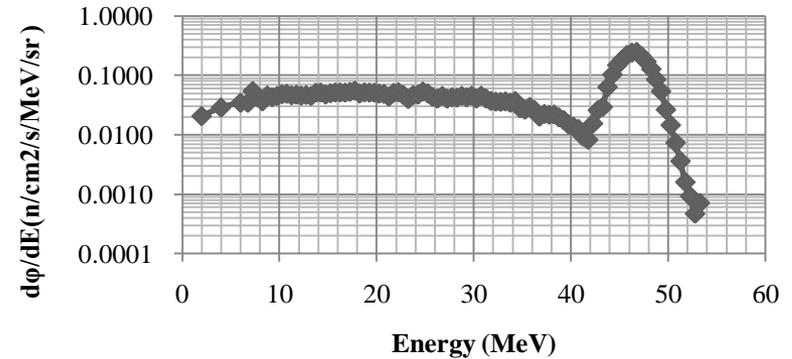
¹⁾MCU code= Basic category (w: MCU on WL, b*MCU on BL, C:Cluster) _Size(=length on BL x length on WL)_ Multiplicity_ length on BL_ length on WL_ parity (A0:All"0", A1: All"1", MX: mixed.)

130nmSRAMエラー中性子照射試験 中性子スペクトル

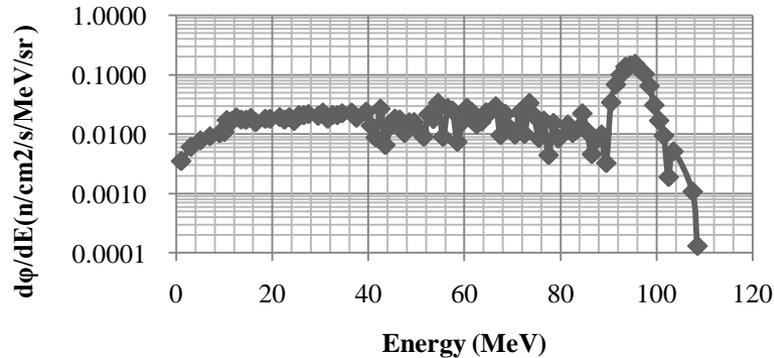
TSL 20MeV(実測)



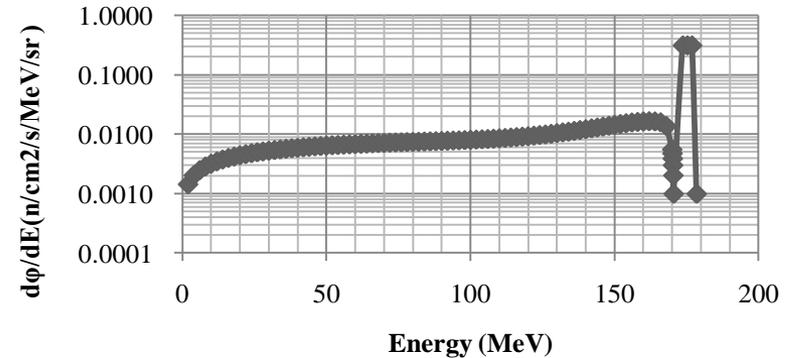
TSL 47MeV(実測)



TSL 96MeV(実測)



TSL 176MeV(計算)



中性子スペクトル
スエーデンウプサラ大学 準単色エネルギー中性子照射設備 (TSL)